

前言

STM32微控制器内置最多四个高级12位ADC（取决于器件）。提供自校准功能，用于提高环境条件变化时的ADC精度。

在涉及模数转换的应用中，ADC精度会影响整体的系统质量和效率。为了提高此精度，必须了解与ADC相关的误差以及影响它们的参数。

ADC精度不仅取决于ADC性能和功能，还取决于ADC周围的整体应用设计。

此应用笔记旨在帮助用户了解ADC误差，并解释如何提高ADC精度。它分为三个主要部分：

- ADC内部结构的简述，帮助用户了解ADC操作和相关的ADC参数
- 解释与ADC设计和外部ADC参数（例如外部硬件设计）有关的ADC误差的不同类型和来源
- 关于如何使这些误差最小化的建议，侧重于硬件和软件方法

目录

1	ADC内部原理	6
1.1	SAR ADC内部结构	6
2	ADC误差	10
2.1	ADC自身导致的误差	10
2.1.1	偏移误差	10
2.1.2	增益误差	12
2.1.3	微分线性误差	13
2.1.4	积分线性误差	14
2.1.5	总未调整误差	16
2.2	ADC环境导致的误差	17
2.2.1	参考电压噪声	17
2.2.2	参考电压/电源调节	17
2.2.3	外部参考电压参数	18
2.2.4	模拟输入信号噪声	18
2.2.5	最大输入信号幅度的ADC动态范围匹配不佳	18
2.2.6	模拟信号源电阻的影响	18
2.2.7	PCB源电容和寄生电容的影响	19
2.2.8	注入电流的影响	20
2.2.9	温度影响	20
2.2.10	I/O引脚串扰	21
2.2.11	EMI产生的噪声	21
3	如何得到最佳ADC精度	22
3.1	减少ADC相关ADC误差的影响	22
3.2	将与ADC外部环境相关的ADC误差最小化	22
3.2.1	参考电压/电源噪声最小化	22
3.2.2	参考电压/电源调节	24
3.2.3	模拟输入信号噪声消除	24
3.2.4	添加白噪声或三角波扫描来改善分辨率	25
3.2.5	将ADC动态范围与最大信号幅度进行匹配	26
3.2.6	模拟源电阻计算	28
3.2.7	源频率条件 vs. 源和寄生电容	30
3.2.8	温度影响补偿	31

3.2.9	注入电流最小化	31
3.2.10	I/O引脚串扰最小化	31
3.2.11	减少EMI所致噪声	32
3.2.12	PCB布局建议	33
3.2.13	元件放置和路由	35
3.3	提高精度的软件方法	35
3.3.1	采样平均	35
3.3.2	数字信号滤波	36
3.3.3	AC测量的FFT	37
3.3.4	ADC校准	38
3.3.5	内部CPU噪声最小化	38
3.4	高阻抗源测量	39
3.4.1	ADC输入级问题	39
3.4.2	行为说明	40
3.4.3	额外误差最小化	41
3.4.4	所述问题的来源 - ADC设计	45
4	结论	47
5	版本历史	48

表格索引

表1.	文档版本历史	48
表2.	中文文档版本历史	48

图片索引

图1.	SAR切换电容ADC的基本原理（10位ADC示例）	6
图2.	采样状态	7
图3.	保持状态	7
图4.	第1步：与VREF/2比较	8
图5.	第2步：如果MSB = 0，则与1/4VREF进行比较	8
图6.	第2步：如果MSB = 1，则与1/4VREF进行比较	9
图7.	正偏移误差的表示方法	11
图8.	负偏移误差的表示方法	11
图9.	正增益误差的表示方法	12
图10.	负增益误差的表示方法	13
图11.	微分线性误差的表示方法	14
图12.	积分线性误差的表示方法	15
图13.	总未调整误差	16
图14.	输入信号幅度与ADC动态范围	18
图15.	模拟信号源电阻的影响	19
图16.	具有 R_{AIN} 、 C_{AIN} 和 C_p 的模拟输入	20
图17.	注入电流的影响	20
图18.	I/O引脚之间的串扰	21
图19.	EMI源	21
图20.	100/144引脚封装的电源和参考去耦	23
图21.	36/48/64引脚封装的电源去耦	23
图22.	使用微控制器输出的简单准三角波源	25
图23.	选择参考电压	26
图24.	前置放大	27
图25.	最坏情况误差： $V_{AIN} = V_{REF+}$	28
图26.	R_{AIN} 和 C_{AIN} 推荐值 vs. 源频率 F_{AIN}	30
图27.	I/O引脚之间的串扰	31
图28.	屏蔽技巧	32
图29.	将模拟和数字布局分开	33
图30.	将模拟和数字电源分开	34
图31.	ADC输入的典型电压源连接	39
图32.	ADC转换期间在ADC输入引脚上观测到噪声	39
图33.	输入级的ADC简化示意图 - 采样和保持电路	40
图34.	采样过程中来自内部电荷的ADC输入引脚噪声尖峰	40
图35.	采样时间延长效应	41
图36.	外部电容在两次转换之间的充电时间过短	42
图37.	采样开关的实现	45
图38.	采样开关的寄生电容	46
图39.	ADC结构内部寄生电流示例	46

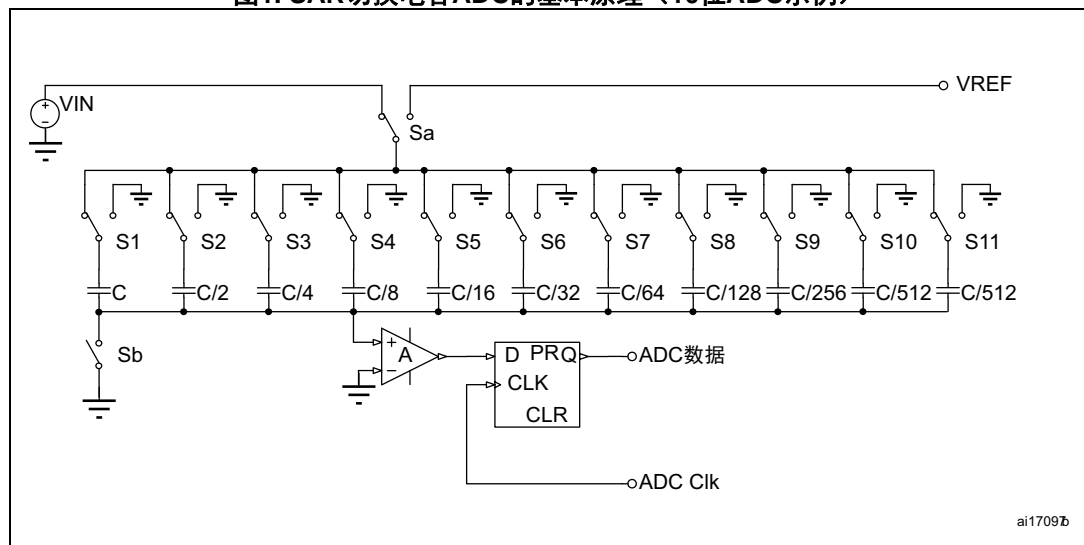
1 ADC内部原理

1.1 SAR ADC内部结构

STM32微控制器中内置的ADC使用SAR（逐次逼近）原则，分多步执行转换。转换步骤数等于ADC转换器中的位数。每个步骤均由ADC时钟驱动。每个ADC时钟从结果到输出产生一位。ADC的内部设计基于切换电容技术。

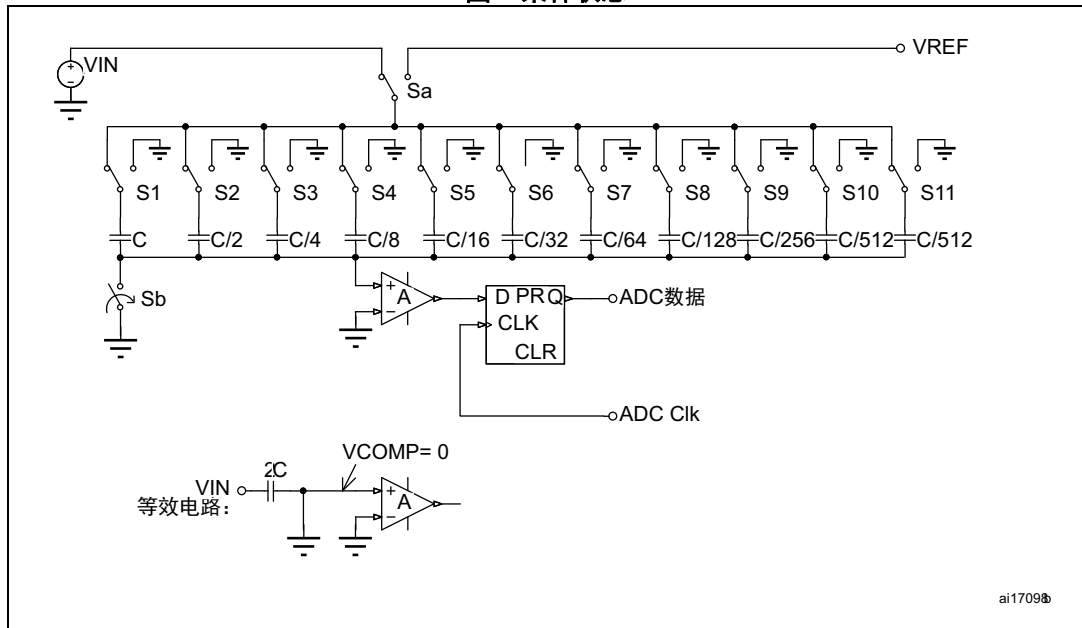
下面的图（图 1至图 6）介绍了ADC的工作原理。下面的示例仅显示了逼近的前面几步，但是该过程会持续到LSB为止。

图1. SAR切换电容ADC的基本原理（10位ADC示例）



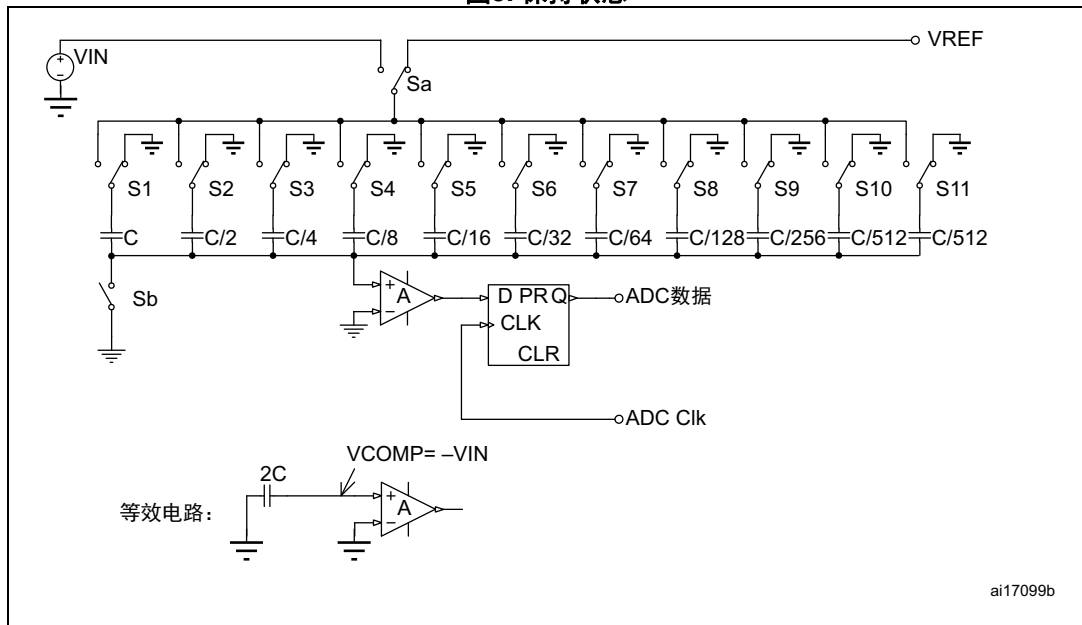
1. 带数字输出的ADC基本原理图。

图2. 采样状态



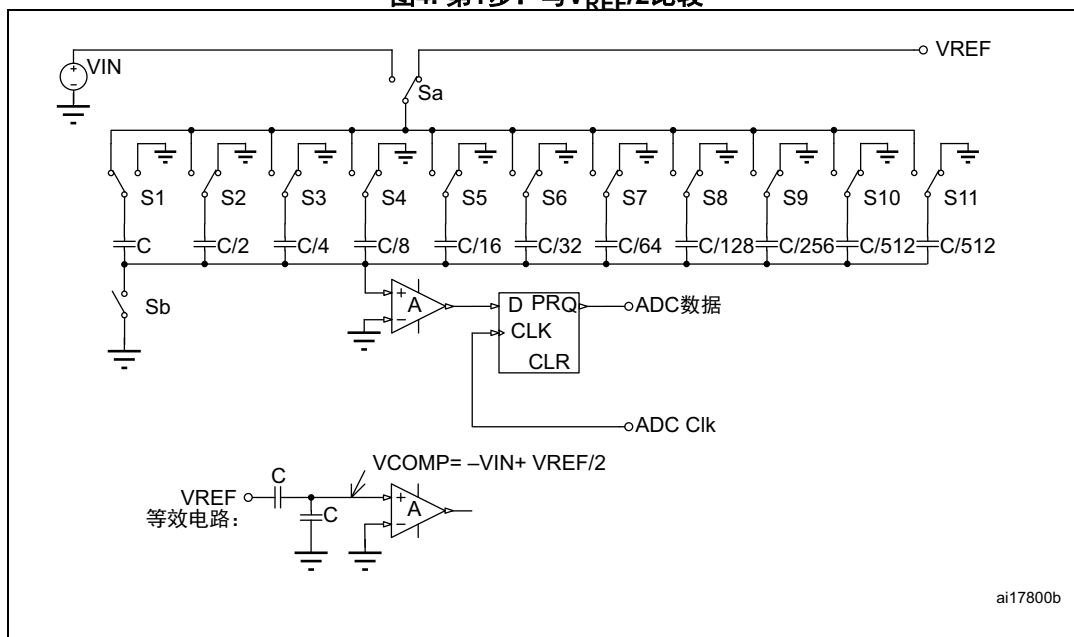
1. 采样状态：电容充电至电压 V_{IN} 。Sa切换至 V_{IN} ，采样期间Sb开关闭合。

图3. 保持状态



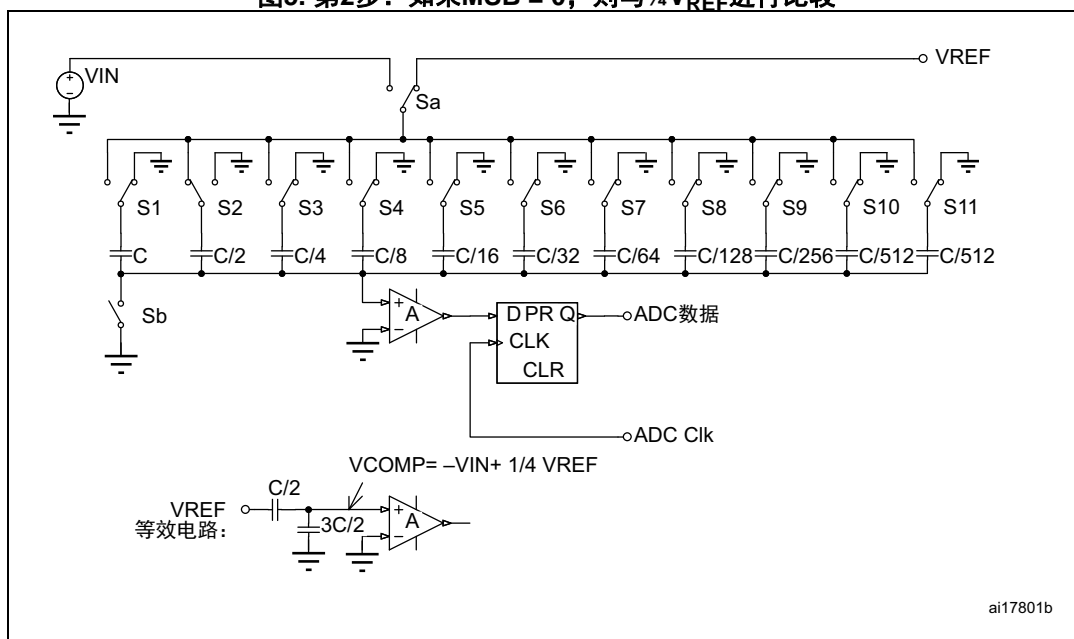
1. 保持状态：输入断开，电容保持输入电压。Sb开关打开，然后S1-S11切换至接地且Sa切换至 V_{REF} 。

图4. 第1步：与 $V_{REF}/2$ 比较



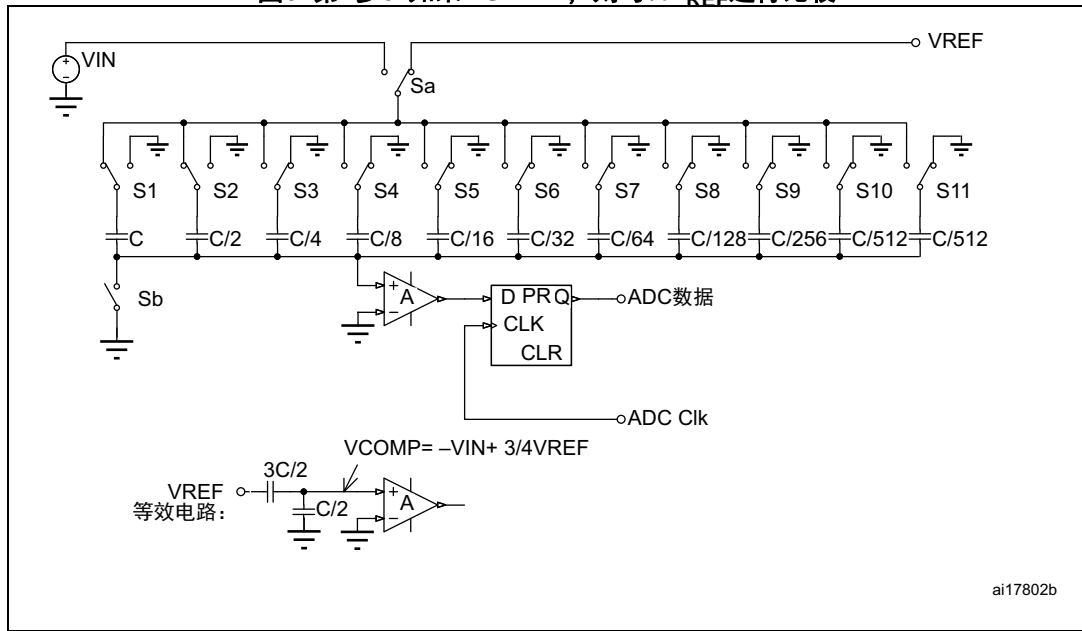
1. 第一个逼近步骤。S1切换至 V_{REF} 。

图5. 第2步：如果MSB = 0，则与 $1/4 V_{REF}$ 进行比较



1. 与 $1/4 V_{REF}$ 进行比较；如果MSB = 1。S1切换回接地。S2切换至 V_{REF} 。

图6. 第2步: 如果MSB = 1, 则与 $\frac{3}{4}V_{REF}$ 进行比较



1. 与 $\frac{3}{4}V_{REF}$ 进行比较; 如果MSB = 0. S1保持接地。S2切换至 V_{REF} 。

2 ADC误差

本节列出了影响模数转换精度的主要误差。这些类型的误差存在于所有模数转换器中，转换质量将取决于它们的消除情况。STM32微控制器数据手册的ADC特性部分规定了这些误差值。

规定了STM32 ADC的不同精度误差类型。为便于参考，将精度误差表达为1 LSB的倍数。就电压而言，分辨率取决于参考电压。通过将LSB数乘以1 LSB对应的电压来计算电压误差（ $1 \text{ LSB} = V_{\text{REF+}}/2^{12}$ 或 $V_{\text{DDA}}/2^{12}$ ）。

2.1 ADC自身导致的误差

2.1.1 偏移误差

偏移误差是第一次实际转换和第一次理想转换之间的偏离。第一次转换发生在数字ADC输出从0变为1时。理想情况下，当模拟输入介于0.5 LSB和1.5 LSB之间时，数字输出应为1。仍然是理想情况下，第一次转换发生在0.5 LSB处。用 E_O 表示偏移误差。可通过应用固件轻松校准偏移误差。

示例

对于STM32 ADC，电压的最小可检测增量变化用LSB表示为：

$$1 \text{ LSB} = V_{\text{REF+}}/4096 \text{ (在某些封装上, } V_{\text{REF+}} = V_{\text{DDA}} \text{)}。$$

如果 $V_{\text{REF+}} = 3.3 \text{ V}$ ，则在理想情况下， $402.8 \mu\text{V}$ ($0.5 \text{ LSB} = 0.5 \times 805.6 \mu\text{V}$) 的输入应导致生成数字输出 1。但实际上，ADC 可能仍然提供读数 0。如果从 $550 \mu\text{V}$ 的模拟输入获得数字输出 1，则：

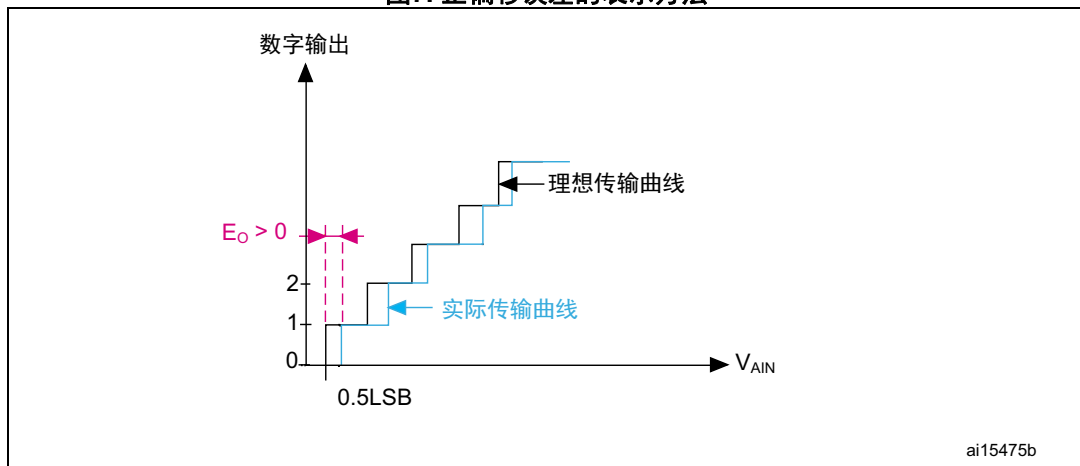
$$\text{偏移误差} = \text{实际转换} - \text{理想转换}$$

$$E_O = 550 \mu\text{V} - 402.8 \mu\text{V} = 141.2 \mu\text{V}$$

$$E_O = 141.2 \mu\text{V} / 805.6 \mu\text{V} = 0.17 \text{ LSB}$$

当大于0.5 LSB的模拟输入电压生成第一次转换时，偏移误差为正（请参见[图 7](#)查看正偏移误差的示例）。

图7. 正偏移误差的表示方法

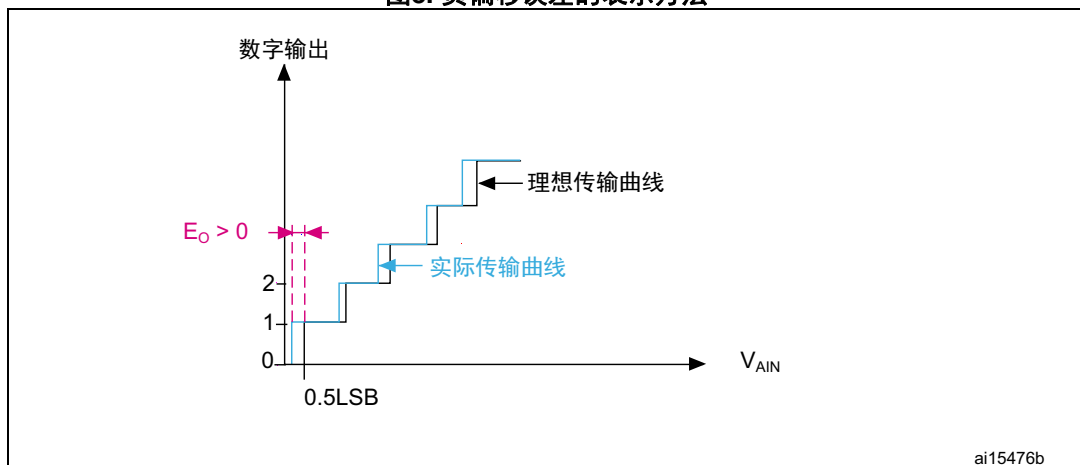


1. 偏移误差 E_0 显示为品红色。

当小于0.5 LSB的模拟输入电压生成第一次转换时，偏移误差为负（请参见图8查看负偏移误差的示例）。

如果模拟输入电压（ V_{AIN} ）等于 V_{SSA} 并且ADC生成非零数字输出，则偏移误差为负。这意味着负电压生成第一次转换。

图8. 负偏移误差的表示方法



1. 偏移误差 E_0 显示为品红色。

2.1.2 增益误差

增益误差是最后一次实际转换和最后一次理想转换之间的偏离。增益误差用 E_G 表示。

最后一次实际转换是从0xFFE到0xFFF的转换。理想情况下，当模拟输入等于 $V_{REF+} - 0.5$ LSB时，应存在从0xFFE到0xFFF的转换。因此对于 $V_{REF+} = 3.3$ V，最后一次理想转换应发生在3.299597 V处。

如果ADC提供 $V_{AIN} < V_{REF+} - 0.5$ LSB的0xFFF读数，将获得负增益误差。

示例

按以下公式计算增益误差：

$$E_G = \text{最后一次实际转换} - \text{理想转换}$$

如果 $V_{REF+} = 3.3$ V且 $V_{AIN} = 3.298435$ V时生成从0xFFE到0xFFF的转换，则：

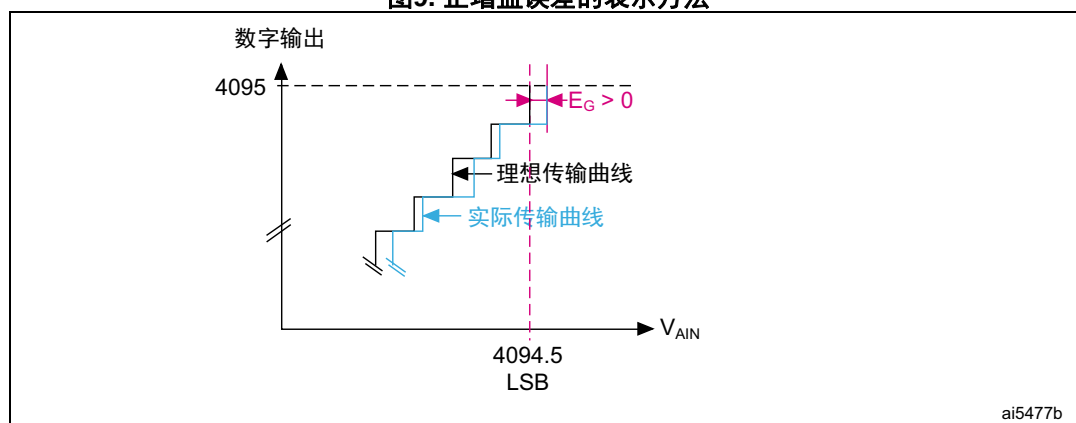
$$E_G = 3.298435 \text{ V} - 3.299597 \text{ V}$$

$$E_G = -1162 \text{ } \mu\text{V}$$

$$E_G = (-1162 \text{ } \mu\text{V} / 805.6 \text{ V}) \text{ LSB} = -1.44 \text{ LSB}$$

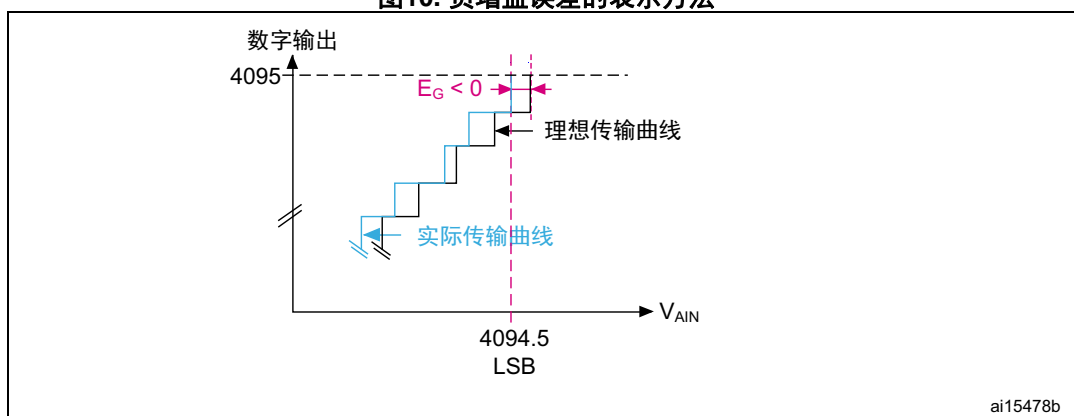
如果 V_{AIN} 等于 V_{REF+} 时没有得到满量程读数（0xFFFF），则增益误差为正。这意味着电压大于 V_{REF+} 将导致最后一次转换。当图 10显示负增益误差时，图 9显示正增益误差。

图9. 正增益误差的表示方法



1. 增益误差 E_G 显示为品红色。

图10. 负增益误差的表示方法



1. 增益误差 E_G 显示为品红色。

2.1.3 微分线性误差

微分线性误差（DLE）为实际步进和理想步进之间的最大偏离。这里的“理想情况”不是指理想传输曲线，而是指ADC分辨率。在图 11中，用 E_D 表示DLE。

$$E_D = \text{实际步宽} - 1 \text{ LSB}$$

理想情况下，1 LSB的模拟输入电压变化量应导致数字代码变化。如果需要大于1 LSB的模拟输入电压才能导致数字代码变化，将观察到微分线性误差。因此，DLE对应于从一个数字代码变为下一个数字代码所需的最大额外电压。

DLE也称为微分非线性（DLE）误差。

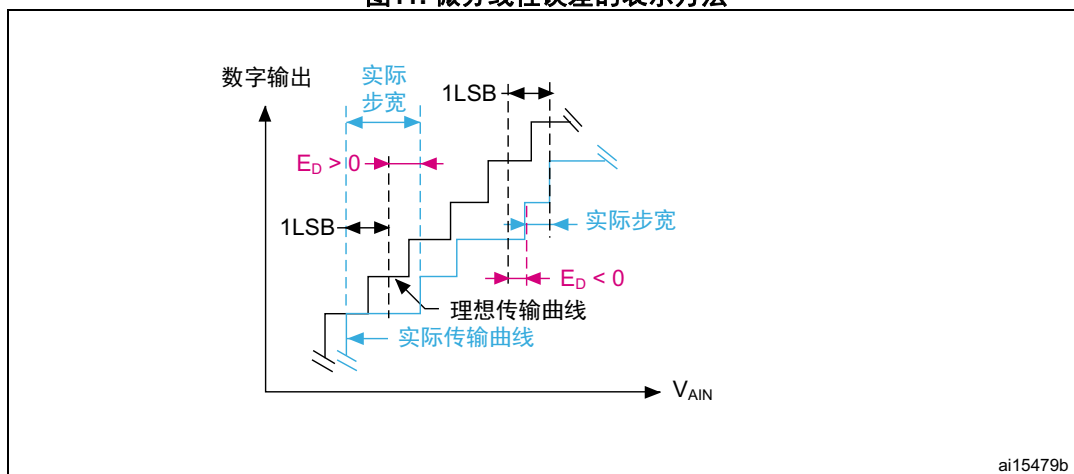
示例

给定数字输出应对应于模拟输入范围。理想情况下，步宽应为1 LSB。我们假设1.9998 V至2.0014 V模拟输入电压范围内的数字输出相同，则步宽为：

$$2.0014 \text{ V} - 1.9998 \text{ V} = 1.6 \text{ mV}.$$

因此， E_D 等于较高（2.0014 V）和较低（1.9998 V）模拟电压之间的电压差减去1 LSB所对应的电压。

图11. 微分线性误差的表示方法



1. 微分线性误差 E_D 显示为品红色。

如果 $V_{REF+} = 3.3\text{ V}$ ，则 1.9998 V ($0x9B1$) 的模拟输入可提供介于 $0x9B0$ 和 $0x9B2$ 之间的结果。同样地， 2.0014 V ($0x9B3$) 的输入可提供介于 $0x9B2$ 和 $0x9B4$ 之间的结果。

因此， $0x9B2$ 步进所对应的总电压变化量为：

$$0x9B3 - 0x9B1, \text{ 即 } 2.0014\text{ V} - 1.9998\text{ V} = 1.6\text{ mV} \quad (1660\text{ }\mu\text{V})$$

$$E_D = 1660\text{ }\mu\text{V} - 805.6\text{ }\mu\text{V}$$

$$E_D = 854.4\text{ }\mu\text{V}$$

$$E_D = (854.4\text{ }\mu\text{V}/805.6\text{ }\mu\text{V})\text{ LSB}$$

$$E_D = 1.06\text{ LSB}$$

假设当步宽小于 1 LSB 时，电压高于 2.0014 V 不会导致 $0x9B2$ 数字代码，则 E_D 为负。

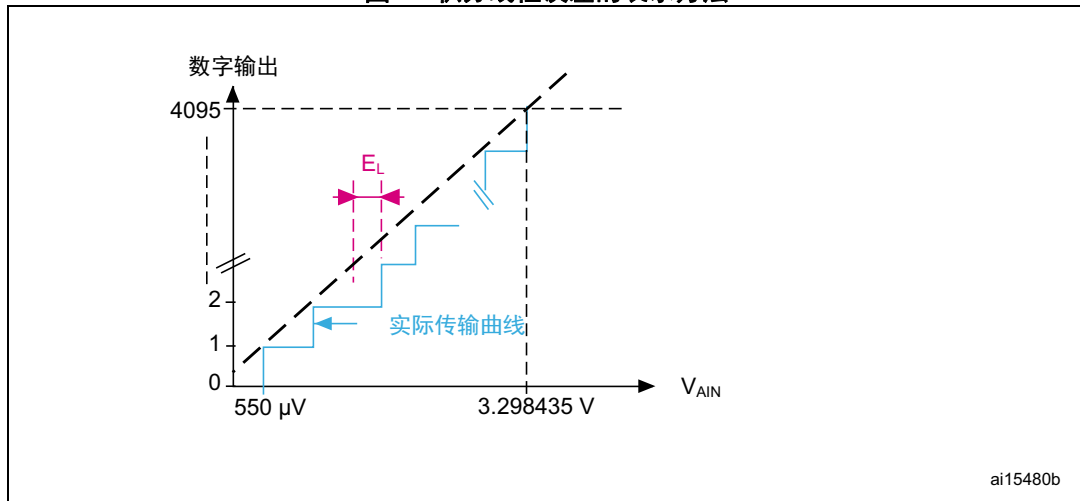
2.1.4 积分线性误差

积分线性误差为任何实际转换和端点相关线间的最大偏离。在图 12 中，用 E_L 表示 ILE。

端点相关线可以定义为 A/D 传输曲线上连接第一次实际转换与最后一次实际转换的线。 E_L 是指与每一次转换的这条线的偏离。因此，端点相关线对应于实际传输曲线并且与理想传输曲线不相关。

ILE 也称为积分非线性 (INL) 误差。ILE 是整个范围内 DLE 的积分。

图12. 积分线性误差的表示方法



1. 积分线性误差 E_L 显示为品红色。

示例

如果从 0 到 1 的第一次转换发生在 $550 \mu\text{V}$ 处并且最后一次转换（0xFFE 到 0xFFF）发生在 3.298435 V （增益误差）处，则传输曲线上连接实际数字代码 0x1 和 0xFFF 的线为端点相关线。

2.1.5 总未调整误差

总未调整误差（TUE）为实际和理想传输曲线间的最大偏离。此参数指定可能发生的会导致理想数字输出与实际数字输出之间最大偏离的总误差。TUE是记录到的任何输入电压的理想预期值与从ADC获得的实际值之间的最大偏离。

在图 13中，用 E_T 表示TUE。

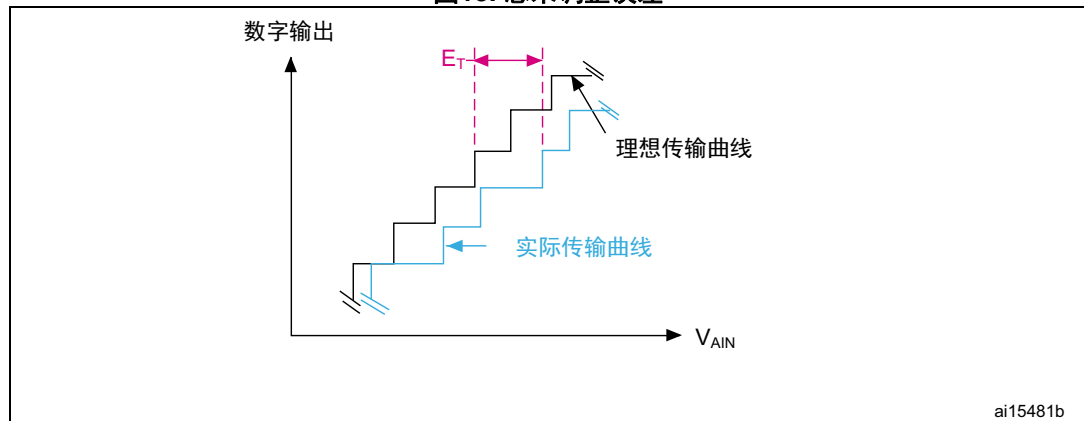
TUE不是 E_O 、 E_G 、 E_L 与 E_D 之和。偏移误差影响较低电压的数字结果，而增益误差影响较高电压的数字输出。

示例

如果 $V_{REF+} = 3.3V$ 且 $V_{AIN} = 2V$ ，则理想结果为 $0x9B2$ 。但是，如果得到的转换结果为 $0x9B4$ ，由于DLE和ILE同时发生，因此偏离可能源于偏移。

$$TUE = \text{绝对}(\text{实际值} - \text{理想情况值}) = 0x9B4 - 0x9B2 = 0x2 = 2 \text{ LSB}$$

图13. 总未调整误差



1. 总未调整误差 E_T 显示为品红色。

2.2 ADC环境导致的误差

2.2.1 参考电压噪声

由于ADC输出为模拟信号电压与参考电压之比，因此模拟参考上的任何噪声都会导致转换后数字值的变化。在某些封装中， V_{DDA} 模拟电源被用作参考电压（ V_{REF+} ），因此 V_{DDA} 电源的质量会影响ADC误差。

例如，当模拟参考为3.3 V（ $V_{REF+} = V_{DDA}$ ）且信号输入为1 V时，转换后的结果为：

$$(1/3.3) \times 4095 = 0x4D9$$

但是，当模拟参考中的峰间波动为40 mV时，转换值变为：

$$(1/3.34) \times 4095 = 0x4CA \text{（} V_{REF+} \text{在其峰值处）}。$$

$$\text{误差} = 0x4D9 - 0x4CA = 15 \text{ LSB}$$

SMPS（开关模式电源）通常内置快速切换功率晶体管。这会在输出中产生高频噪声。此切换噪声介于15 kHz至1 MHz之间。

2.2.2 参考电压/电源调节

电源调节对于ADC精度十分重要，因为转换结果是模拟输入电压与 V_{REF+} 值之比。

当连接到 V_{DDA} 或 V_{REF+} 时，如果这些输入上的负载及其输出阻抗导致电源输出下降，将在转换结果中产生误差。

$$\text{Digital code} = \frac{V_{AIN}(2^N - 1)}{V_{REF+}}, \text{ 其中} N \text{是ADC分辨率（在本例中，} N = 12 \text{）}。$$

如果参考电压变化，数字结果也将发生变化。

例如：

如果所用电源的参考电压为3.3 V且 $V_{AIN} = 1 \text{ V}$ ，则数字输出为：

$$\text{Digital}_{\text{output}} = \frac{1 \times (2^{12} - 1)}{3.3} = 0x4D9$$

如果电源提供的电压等于3.292 V（在其输出连接到 V_{REF+} 后），则：

$$\text{Digital}_{\text{output}} = \frac{1 \times (2^{12} - 1)}{3.292} = 0x4DC$$

压降产生的误差为： $0x4DC - 0x4D9 = 3 \text{ LSB}$ 。

2.2.3 外部参考电压参数

当使用外部参考电压源 (V_{REF+} 引脚上) 时, 该外部参考源有一些重要参数。必须考虑三个参考电压规格: 温度漂移、电压噪声和长期稳定性。

2.2.4 模拟输入信号噪声

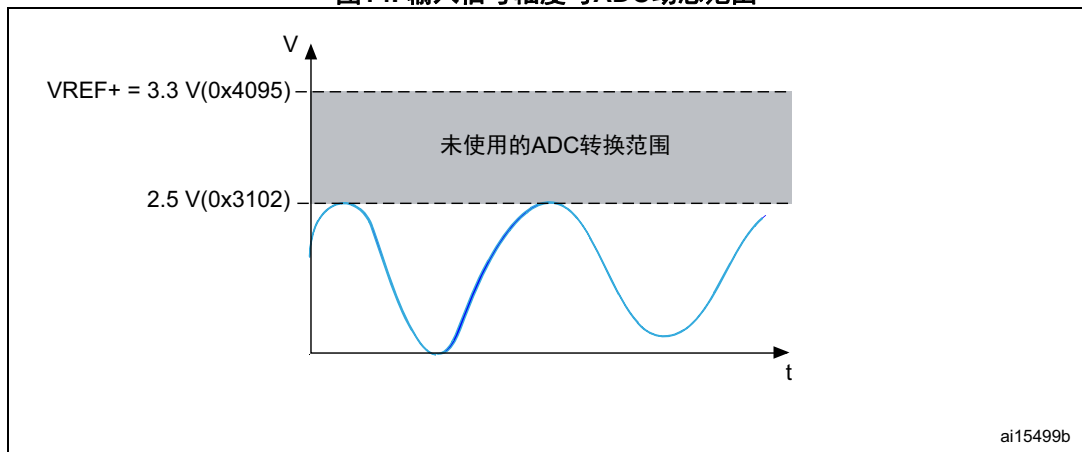
在采样时间内, 小而高频率的信号变化可导致较大转换误差。此噪声由电气设备 (例如电机、发动机点火、电源线) 生成。它增加了不需要的信号, 因此会影响源信号 (例如传感器)。这样一来, 导致ADC转换结果不准确。

2.2.5 最大输入信号幅度的ADC动态范围匹配不佳

为获得最高ADC转换精度, ADC动态范围必须与待转换信号的最大幅度相匹配。我们假设待转换信号在0 V与2.5 V之间变化, 并且 V_{REF+} 等于3.3 V。ADC转换的最大信号值为3102 (2.5V), 如图14所示。在本例中, 有993个未使用转换 ($4095 - 3102 = 993$)。这意味着转换后信号精度下降。

请参见第3.2.5节: [将ADC动态范围与最大信号幅度进行匹配](#)第26页了解关于如何使ADC动态范围与最大输入信号幅度相匹配的详细信息。

图14. 输入信号幅度与ADC动态范围



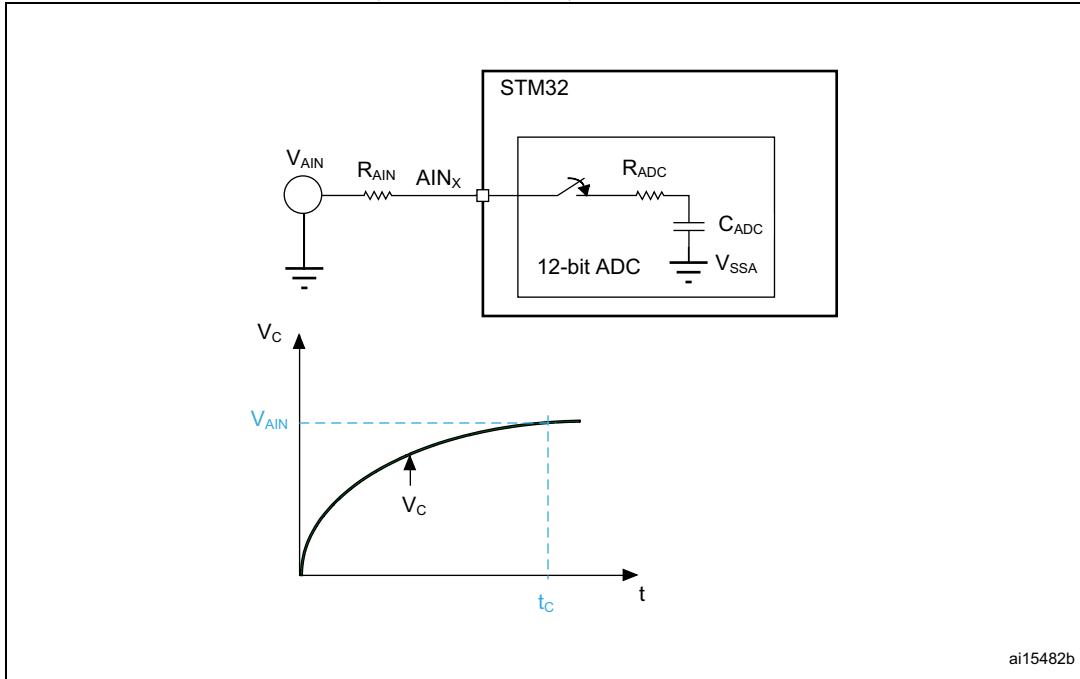
2.2.6 模拟信号源电阻的影响

在源和引脚之间的模拟信号源的阻抗或串联电阻 (R_{AIN}), 可能会因为流入引脚的电流而导致其上的电压降。通过电阻为 R_{ADC} 的开关控制内部采样电容 (C_{ADC}) 的充电。

添加了源电阻 (R_{ADC}) 后, 保持电容充满电所需的时间延长。图15所示为模拟信号源电阻的影响。

C_{ADC} 的有效充电受 $R_{ADC}+R_{AIN}$ 控制，因此，充电时间常量为 $t_c = (R_{ADC}+R_{AIN}) \times C_{ADC}$ 。如果采样时间短于通过 $R_{ADC} + R_{AIN}$ 将 C_{ADC} 充满电所需的时间 ($t_s < t_c$)，则ADC转换的数字值小于实际值。

图15. 模拟信号源电阻的影响



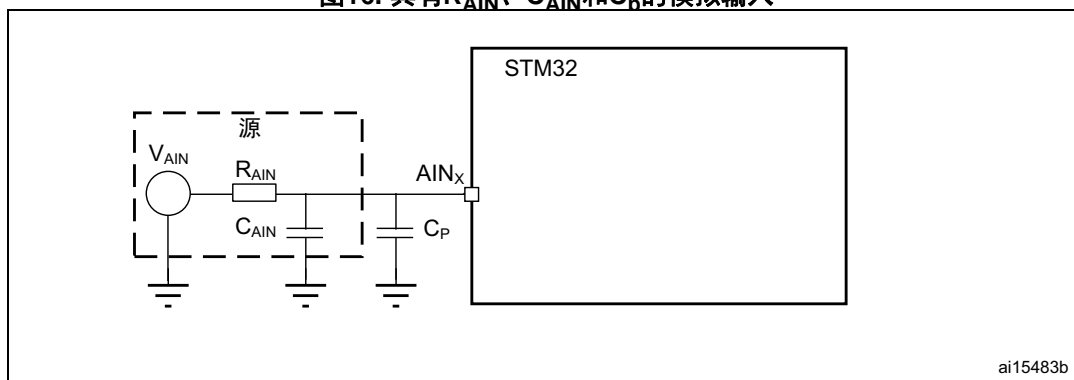
1. t_c 是 C_{ADC} 电容充满电所需的时间: $V_C = V_{AIN}$ (最大误差1/2 LSB)
 V_C : 电容 (C_{ADC}) 电压
 $t_c = (R_{ADC} + R_{AIN}) \times C_{ADC}$

2.2.7 PCB源电容和寄生电容的影响

在转换模拟信号时，必须考虑源电容和模拟输入引脚上的寄生电容（请参见图16）。源电阻和电容构成RC网络。此外，ADC转换结果可能不准确，除非将外部电容 ($C_{AIN}+C_p$) 完全充满至输入电压值。（ $C_{AIN} + C_p$ ）值越大，源频率越有限。

外部源电容和寄生电容分别用 C_{AIN} 和 C_p 表示。

图16. 具有 R_{AIN} 、 C_{AIN} 和 C_D 的模拟输入

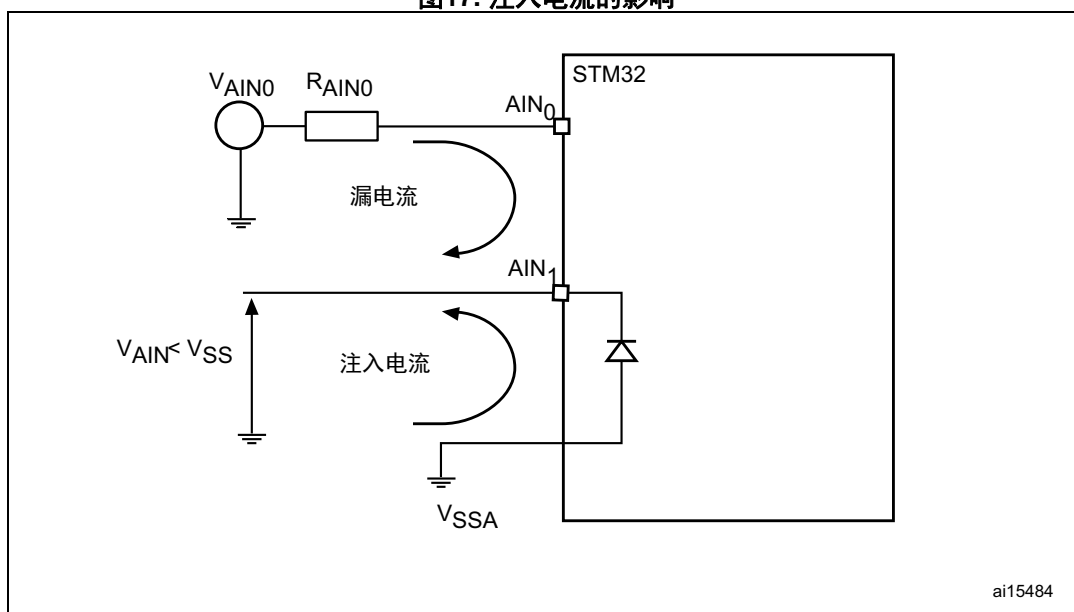


ai15483b

2.2.8 注入电流的影响

任何模拟引脚（或紧邻的数字输入引脚）上的负注入电流都可能在ADC输入中产生泄漏电流。最坏情况是相邻模拟通道。当 $V_{AIN} < V_{SS}$ 时，产生负注入电流，导致电流从I/O引脚流出。图 17对此进行了说明。

图17. 注入电流的影响



ai15484

2.2.9 温度影响

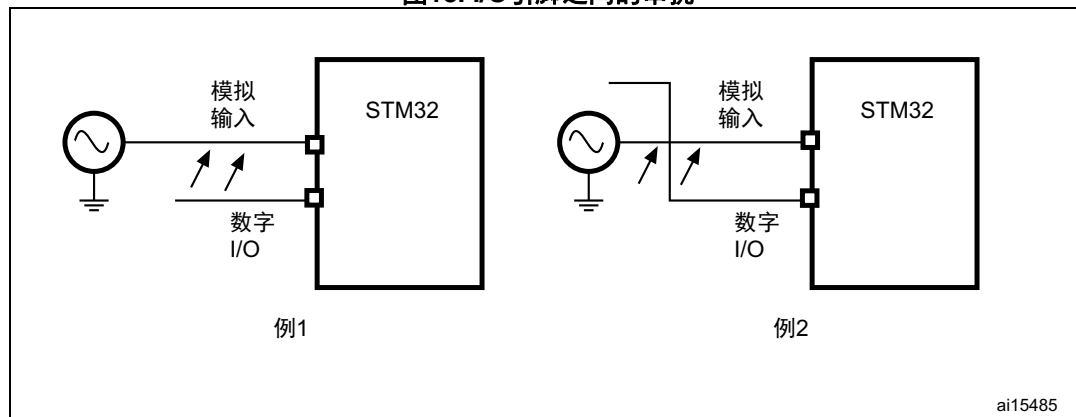
温度对ADC精度有重要影响。它主要产生两种重要误差：偏移误差漂移和增益误差漂移。这些误差可以在微控制器固件中得到补偿（请参见第 3.2.8节了解温度补偿方法）。

2.2.10 I/O引脚串扰

由于I/O之间的电容耦合，切换I/O可能会在ADC的模拟输入中产生一些噪声。彼此距离很近或交叉的PCB走线可能会产生串扰。

内部切换数字信号和I/O会产生高频噪声。由于电流浪涌，切换高灌电流I/O可能导致电源电压小幅下降。PCB上与模拟输入走线交叉的数字走线可能影响模拟信号（参见图18）。

图18. I/O引脚之间的串扰

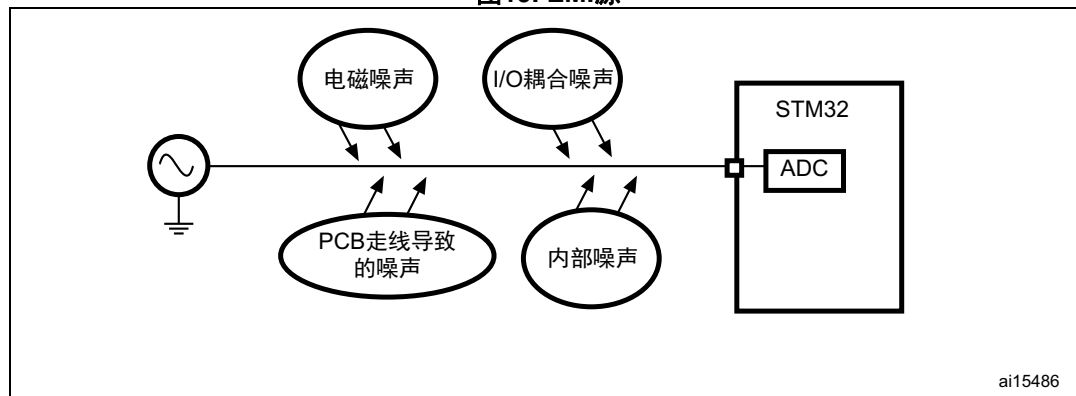


1. 情景1：数字和模拟信号走线距离很近。
2. 情景2：不同PCB侧的数字和模拟信号走线交叉。

2.2.11 EMI产生的噪声

邻近电路产生的电磁辐射可能在模拟信号中产生高频噪声，此时PCB走线相当于天线（参见图19）。

图19. EMI源



3 如何得到最佳ADC精度

3.1 减少ADC相关ADC误差的影响

TUE不是所有 E_O 、 E_G 、 E_L 和 E 误差之和。它是理想与实际数字值之间可能发生的最大偏离。它可能源自同时发生的一种或多种误差。

由于ILE是DLE的积分，因此可以将其视为最大误差的指征。不要将DLE和ILE相加来计算任何数字步骤中可能发生的最大误差。

数据手册中指定的最大误差值是在实验室测试环境中在给定电压和温度范围内测得的最坏情况误差值（参见器件数据手册）。

ILE和DLE取决于ADC设计。二者的校准十分困难。可通过储存在微控制器存储器中的实测ADC曲线进行校准，但这需要校准最终应用中的每个器件。

使用STM32 ADC自校准功能或通过微控制器固件可以轻松补偿偏移误差和增益误差。

3.2 将与ADC外部环境相关的ADC误差最小化

3.2.1 参考电压/电源噪声最小化

供电侧

就噪声而言，线性稳压器的输出质量更佳。电源必须经过降压、整流和滤波，然后馈送到线性稳压器。强烈建议将滤波电容连接到整流器输出。请参见所用线性稳压器的数据手册。

如果使用切换电源，建议使用线性稳压器供应模拟级。

建议在电源线和地线之间连接具有优良高频特性的电容。也就是说，应在靠近电源的位置安装一个 0.1 μF 和一个 1 至 10 μF 的电容。

这些电容允许 AC 信号通过它们。小值电容过滤高频噪声，高值电容过滤低频噪声。陶瓷电容通常为小值电容（1 pF 至 0.1 μF ），并具有较小的额定电压（16 V 至 50 V）。建议将它们安装在靠近电源（ V_{DD} 和 V_{SS} ）和模拟供电（ V_{DDA} 和 V_{SSA} ）引脚的位置。它们将过滤 PCB 走线产生的噪声。小电容可快速响应电流浪涌并快速放电，满足快速电流要求。

钽电容还可以与陶瓷电容一起使用。要过滤低频噪声，您可以使用高值电容（10 μF 至 100 μF ），通常为电解电容。建议将它们安装在电源附近。

要过滤高频噪声，可使用与电源串联的铁氧体电感器。由于线的串行电阻极低，此解决方案导致的DC损失极低（可忽略不计），除非电流很大。但是，高频时的阻抗较高。

STM32微控制器端

在大多数STM32微控制器中， V_{DD} 和 V_{SS} 引脚的安装位置很接近。因此是 V_{REF+} 和 V_{SSA} 引脚。因此，可以在非常近的位置通过极短的引线将电容连接到微控制器。对于多个 V_{DD} 和 V_{SS} 引脚，应使用单独的去耦电容。

V_{DDA} 引脚必须连接到两个外部去耦电容（10 nF 陶瓷电容 +1 μ F 钽电容或陶瓷电容）。关于去耦示例，请参见图 20 和图 21。

对于100/144引脚封装中提供的STM32微控制器，可通过在 V_{REF+} （参见第 3.2.5节）上连接单独的外部ADC参考电压输入来改善低压输入的精度。 V_{REF+} 上的电压范围可以是2.4 V至 V_{DDA} 。若在 V_{REF+} 上施加单独的外部参考电压，则必须将一个10 nF和一个1 μ F电容连接到此引脚。任何情况下， V_{REF+} 都必须介于2.4 V和 V_{DDA} 之间。

图20. 100/144引脚封装的电源和参考去耦

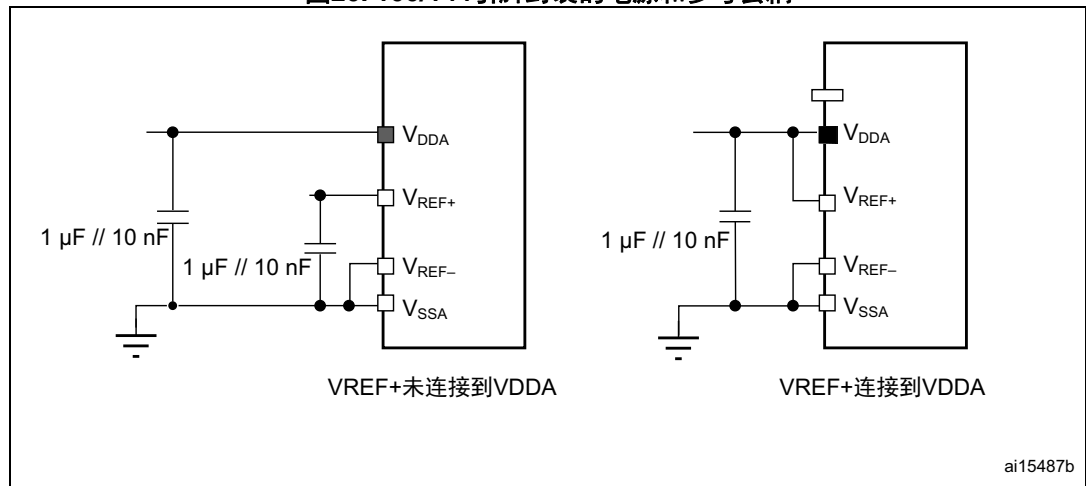
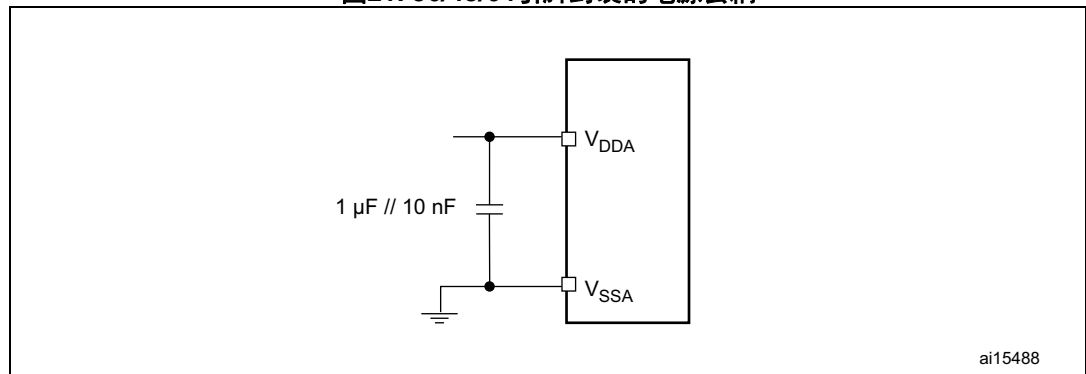


图21. 36/48/64引脚封装的电源去耦



3.2.2 参考电压/电源调节

电源应具有正常线和负载调节，因为ADC使用 V_{REF+} 或 V_{DDA} 作为模拟参考，并且数字值是模拟输入信号与该电压参考值之比。因此， V_{REF+} 在不同负载时必须保持稳定。

每当通过开启电路的某部分增加负载时，电流的增大不得导致电压下降。如果电压在较大电流范围内保持稳定，表明电源具有良好的负载调节能力。

例如，对于LD1086D2M33调压器，当 V_{IN} 在2.8 V至16.5 V（当 $I_{load} = 10$ mA时）之间变化时，线性调节值通常为0.035%，而当 I_{load} 在0至1.5 A之间变化时，负载调节值为0.2%（请参见LD1086系列数据手册了解详情）。

线性调节值越低，调节效果越佳。同样，负载调节值越低，电压输出的调节效果和稳定性越佳。

还可以使用 V_{REF+} 参考电压，例如2.5 V的电压参考二极管LM236（请参见LM236数据手册了解详情）。

3.2.3 模拟输入信号噪声消除

平均方法

平均是一个简单的技巧，即通过软件对模拟输入多次采样，取所有结果的均值。当模拟电压不频繁变化时，此技巧有助于消除模拟输入上的噪声。

必须对全部对应于相同模拟输入电压的多个读数进行平均。在执行转换的时间段内，确保模拟输入维持相同电压，否则会将对应于不同模拟输入的数字值相加，从而产生误差。

在STM32L0和STM32L4微控制器中，ADC硬件过采样功能可用于执行平均。此功能只负责将给定数量的ADC原始样本合计到一个最终样本中。然后，可以将此最终样本向右移位，从而减少多个ADC样本累计所产生的位宽。所有这些操作（累计和向右移位）均由硬件执行。STM32L0和STM32L4微控制器支持不超过256个输入样本的硬件过采样。

添加外部滤波器

添加外部RC滤波器以消除高频。无需使用昂贵的滤波器来处理频率分量高于所涉频率范围的信号。这种情况下，截止频率 f_C 刚好高于所涉频率范围的相对简单的低通滤波器将足以限制噪声和混叠。使用与所涉最高频率相同的采样率足以，通常为 f_C 的2至5倍。

注：形成外部滤波器的R和C的值应与第 3.2.4节和第 3.2.7节中描述的条件相匹配。

3.2.4 添加白噪声或三角波扫描来改善分辨率

此方法结合了硬件和软件技术来提高精度。从软件的角度来看，此方法使用平均法（过采样），而从硬件的角度来看，它使用信号修改/扩展/抖动。

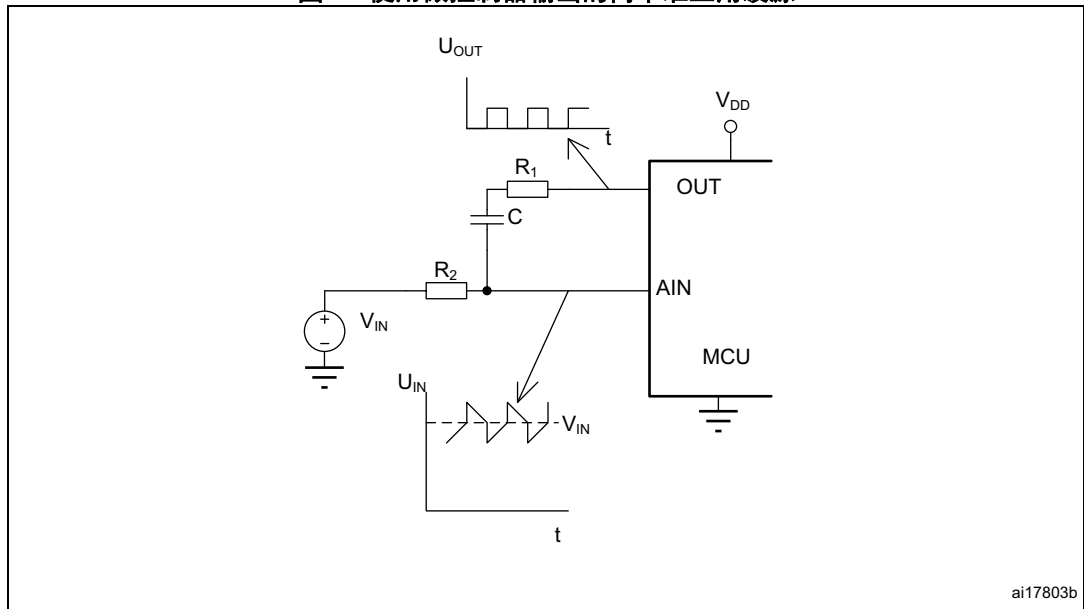
当输入信号含有较多噪声（必须有一些信号变化才能计算平均值）并要求获得信号的平均值时，可以使用平均法。当输入信号电压十分稳定且无噪声时，会出现问题。这种情况下，在测量输入信号时，每个数据样本是一样的。这是因为输入信号电平介于两个ADC字级之间（例如0x14A和0x14B之间）。因此，不能更精确地确定输入电压值（例如，当值接近0x14A或接近0x14B电平时）。

解决办法是向输入信号中加入噪声或一些信号变化（信号均匀分布，例如三角波扫描），将其电平推过1位ADC电平（以使信号电平变为低于0x14A和高于0x14B电平）。这会导致ADC结果变化。对不同ADC结果应用软件平均法可得到原始输入信号的平均值。STM32L0和STM32L4微控制器具有硬件过采样功能，可用于替代软件过采样。

例如，可使用三角波发生器来实现此方法，将RC耦合到输入信号（白噪声的生成更加复杂）。必须注意的是，不要修改原始输入信号的平均值（因此，必须使用电容耦合）。

准三角波源的最简单实现方法是由图 22上的STM32微控制器直接生成。

图22. 使用微控制器输出的简单准三角波源



3.2.5 将ADC动态范围与最大信号幅度进行匹配

此方法通过适当选择参考电压或使用前置放大器级以获得最大可能分辨率来提高精度。

选择参考电压（此方法仅适用于100-/144引脚封装中提供的器件）

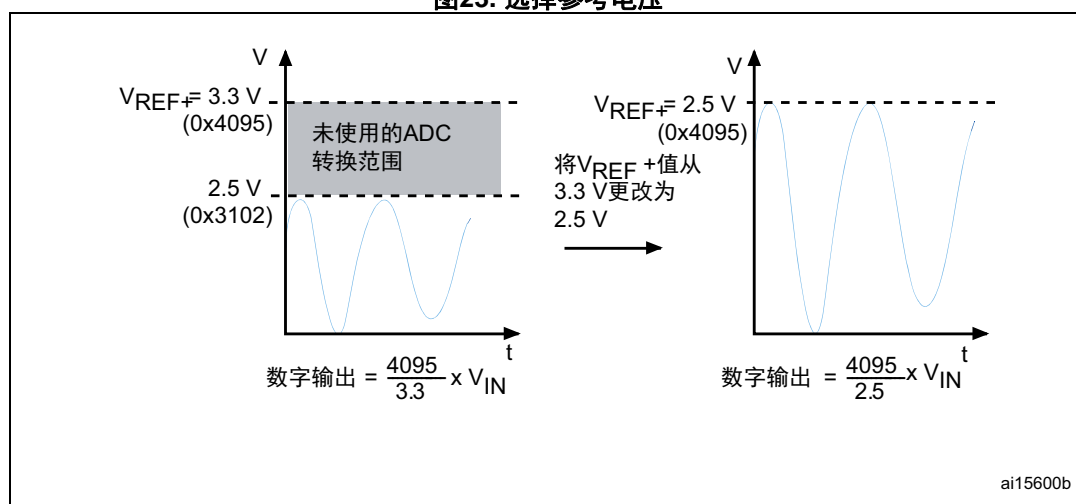
在待测量信号的预期范围内选择参考电压。如果测量的信号具有偏移，则参考电压也应具有类似偏移。如果测量的信号具有已定义的最大幅度，则参考电压也应具有类似的最大值。通过将此参考电压与测量信号范围进行匹配，可以得到使用完整ADC输出范围时的最大可能分辨率。

在100和144引脚封装提供的STM32微控制器中，ADC参考电压被连接到应接地的外部 V_{REF+} 和 V_{REF-} 引脚。这样一来，可以将参考电压与测量信号范围进行匹配。

例如，如果被测信号在0 V和2.5 V之间变化，建议选择2.5 V的 V_{REF+} ，可以像LM235一样使用参考电压（参见LM235数据手册了解详情）。图 23描述了这些条件。

注： V_{REF+} 上的电压可能介于2.4 V和 V_{DDA} 之间。

图23. 选择参考电压



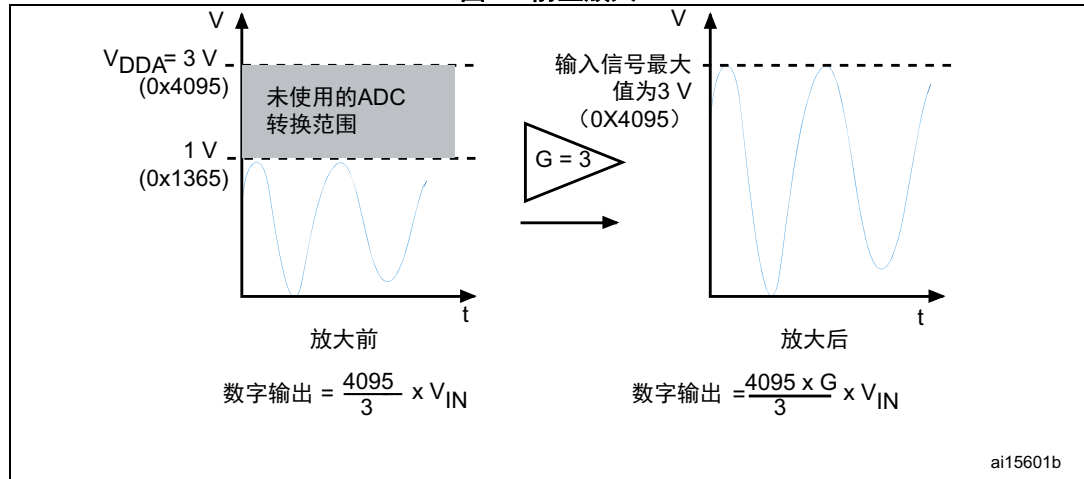
使用前置放大器

如果测量信号过小（相比于ADC范围），则外部前置放大器可能有用。任何STM32封装都可以实现此方法，特别是没有 V_{REF+} 输入的封装。

例如，如果被测信号在0 V至1 V之间变化并将 V_{DDA} 设置为3 V，则可以放大信号，以使其正负峰间幅值近似于 V_{DDA} 值。然后，增益等于3（参见图 24查看示例）。

此放大器可针对ADC范围调整输入信号范围。它还可以在输入信号和ADC输入之间插入偏移。在设计前置放大器时，必须注意不要产生额外的误差（例如额外的偏移、放大器增益稳定性或线性、频率响应）。

图24. 前置放大



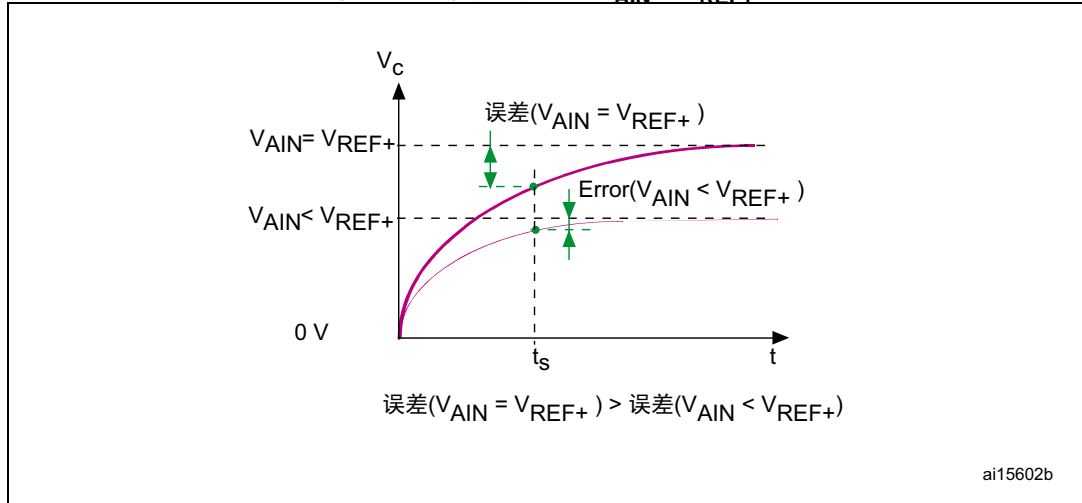
3.2.6 模拟源电阻计算

我们假设允许的最大误差等于1/2 LSB。我们将计算的最大允许源电阻。

V_C 是内部 C_{ADC} 电容两侧的电压（请参见图 15）。

然后得到：
$$\text{Error} = V_{AIN} - V_C = \frac{1}{2}\text{LSB}$$

图25. 最坏情况误差： $V_{AIN} = V_{REF+}$



用 t_s 表示采样时间。

$t_s = T_S/f_{ADC}$ ，其中 T_S 是以周期计的采样时间（1）

对于给定的 t_s ， $V_{AIN} = V_{REF+}$ 所对应的误差大于 $V_{AIN} < V_{REF+}$ 所对应的误差，原因是相比于 $V_{AIN} < V_{REF+}$ 时， $V_{AIN} = V_{REF+}$ 时 C_{ADC} 电容需要更多时间从0V充电到 V_{AIN} （请参见图 25）。因此， $V_{AIN} = V_{REF+}$ 是验证最大源电阻时要考虑的最坏情况。

$$\text{Error} = V_{REF+} - V_{REF+} \left(1 - e^{-\frac{t_s}{R_{max} C_{ADC}}} \right) = \frac{1}{2} \cdot \frac{V_{REF+}}{2^N}$$

其中：

$$R_{max} = (R_{AIN} + R_{ADC}) \text{ max} \quad (2)$$

N 为ADC分辨率（在本例中， $N = 12$ ）

由此得出：
$$e^{-\frac{t_s}{R_{max} C_{ADC}}} = \frac{1}{2^{N+1}} \text{。因此：} \quad R_{max} = \frac{t_s}{C_{ADC} \cdot \ln(2^{N+1})} \quad (3)$$

我们将等式（1）、（2）和（3）合并，得到最终公式：

$$R_{AINmax} = \frac{T_s}{f_{ADC} \cdot C_{ADC} \cdot \ln(2^{N+1})} - R_{ADCmax}$$

STM32F1参数示例

$f_{ADC}=14\text{MHz}$, $C_{ADC}=8\text{pF}$, $R_{ADCmax}=1\text{k}\Omega$, 当 $T_s=7.5$ 时, 误差等于1/2LSB时的最大允许源电阻为:

$$R_{AINmax} = \frac{7.5}{14 \cdot 10^6 \cdot 8 \cdot 10^{-12} \cdot \ln(2^{12+1})} - 1\text{k}\Omega$$

即:

$$R_{AINmax} = 6.4 \text{ k}\Omega$$

注: 由于具有高输入阻抗和极低的输出阻抗, 使用输出放大器可以降低源电阻的影响。它将 R_{AIN} 与 R_{ADC} 隔离开来。但是, 应考虑放大器导致的偏移误差。

当采样时间较长且ADC时钟数量较少时, 可以获得更好的结果。通过降低ADC时钟频率或选择较低分辨率, 可进一步增大允许的外部电阻。请参见器件数据手册获取RC参数的准确值。

3.2.7 源频率条件 vs. 源和寄生电容

如果电容没有通过模拟源充满电，外部电容将不允许模拟输入电压与 V_{AIN} 完全相同。

如果模拟输入信号发生变化，则模拟信号频率 (F_{AIN}) 应使该模拟信号的时间周期至少为： $10 \times R_{AIN} \times (C_{AIN} + C_P)$ 。

$T_{AIN} = \text{模拟信号时间周期} = 1/F_{AIN}$ 。

我们得到： $T_{AIN} \geq 10 \times R_{AIN} \times (C_{AIN} + C_P)$

因此：
$$F_{AIN} \leq \frac{1}{10 \times R_{AIN} \times (C_{AIN} + C_P)}$$

例如：

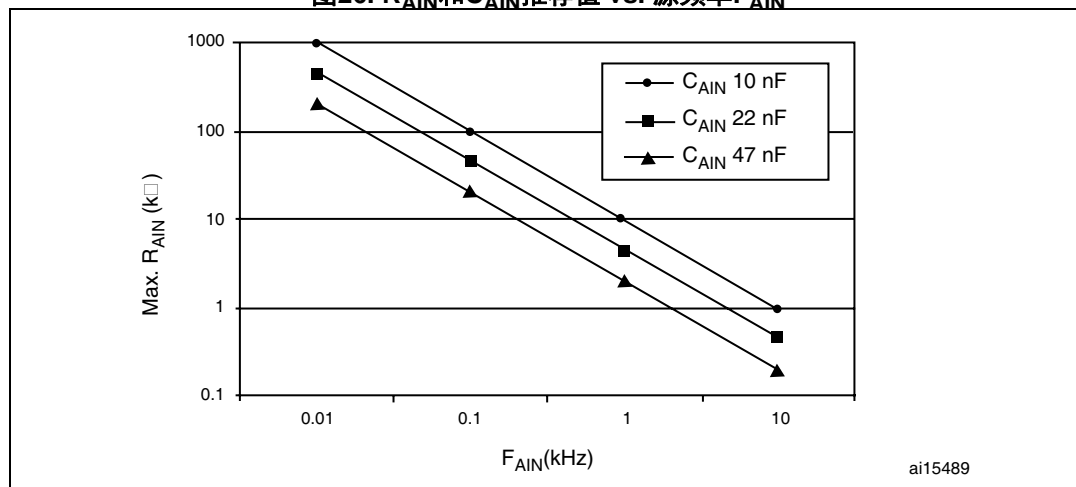
如果 $R_{AIN} = 25 \text{ k}\Omega$ ， $C_{AIN} = 7 \text{ pF}$ ， $C_P = 3 \text{ pF}$ ，则：

$$F_{AINmax} = \frac{1}{10 \times 25 \times 10^3 \times (7 + 3) \times 10^{-12}}$$

因此，系统的最大频率将为： $F_{AINmax} = 400 \text{ kHz}$ 。

因此，对于上文定义的源特性（电容和电阻）而言，源的频率不得超过400 kHz，否则ADC转换结果将不准确。

图26. R_{AIN} 和 C_{AIN} 推荐值 vs. 源频率 F_{AIN}



3.2.8 温度影响补偿

一种方法是完整描述偏移和增益漂移特性，并在存储器中提供查询表，以便根据温度变化修正测量值。此校准方法需要额外的成本和时间。

第二种方法包括使用内部温度传感器和ADC看门狗，以在温度变化达到给定值时重新校准ADC。

3.2.9 注入电流最小化

检查应用，确认是否有任何数字或模拟输入电压可能小于 V_{SS} 或 V_{SSA} 。如果是这样，将从该引脚注入反向电流。如果数字输入接近正在转换的模拟输入，对精度的影响将更大。

应避免在任何标准（非稳健）的模拟输入引脚上注入反向电流，这样做会显著降低另一个模拟输入上正在进行的转换作业的精度。

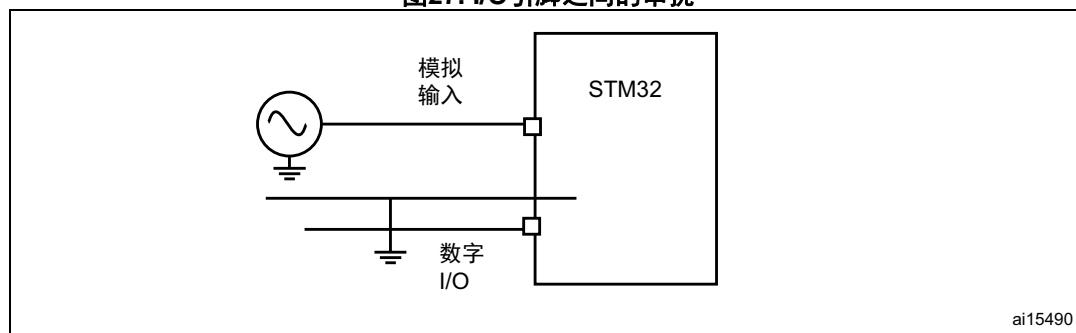
建议在 V_{SSA} 和I/O引脚之间连接肖特基二极管，它可以使能反向注入电流。

ADC精度将不受处于 $I_{INJ(PIN)}$ 和 $\Sigma I_{INJ(PIN)}$ 的指定范围内的正向注入电流的影响（请参见相应STM32数据手册的I/O端口特性部分）。

3.2.10 I/O引脚串扰最小化

通过让接地走线与之交叉来屏蔽模拟信号，可以减少串扰产生的噪声。[图 27](#)显示了信号间的推荐接地。

图27. I/O引脚之间的串扰



ai15490

3.2.11 减少EMI所致噪声

您可以使用适当的屏蔽和布局技巧来减少EMI噪声。必须在可能的发射源和接收器之间提供物理隔离。可通过适当的接地和屏蔽措施对它们进行电气隔离。

屏蔽技巧

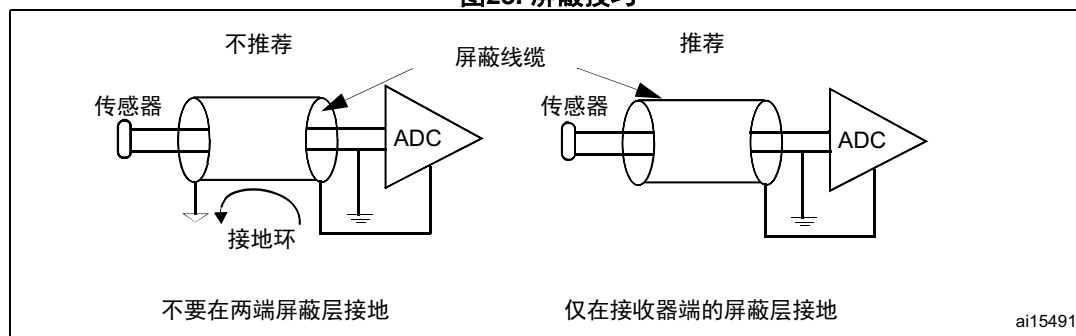
沿敏感模拟信号布置接地走线，在PCB上提供屏蔽。双层PCB的另一侧也应具有接地板。这样可以防止干扰和I/O串扰影响信号（参见图 28）。

应使用屏蔽线缆将远距离信号（例如传感器）连接到PCB。应注意尽可能缩短PCB上这些类型的信号的路径长度。

在将接地参考从传感器或模拟源传输到微控制器时，不应使用屏蔽线缆。应使用单独的线作为接地。屏蔽层应只在靠近接收器的一个位置接地，例如微控制器的模拟接地。在两端（源和接收器）将屏蔽层接地可能产生接地环路，导致电流流经屏蔽层。这种情况下，屏蔽层相当于天线，丧失了屏蔽用途。

屏蔽理念还适用于应用底架（如果是金属的）接地。此外，它还有助于消除EMI和EMC干扰。这种情况下，将使用电源接地屏蔽底盘。同样地，当接地不可用时，可使用DC接地地进行屏蔽。

图28. 屏蔽技巧



3.2.12 PCB布局建议

将模拟和数字布局分开

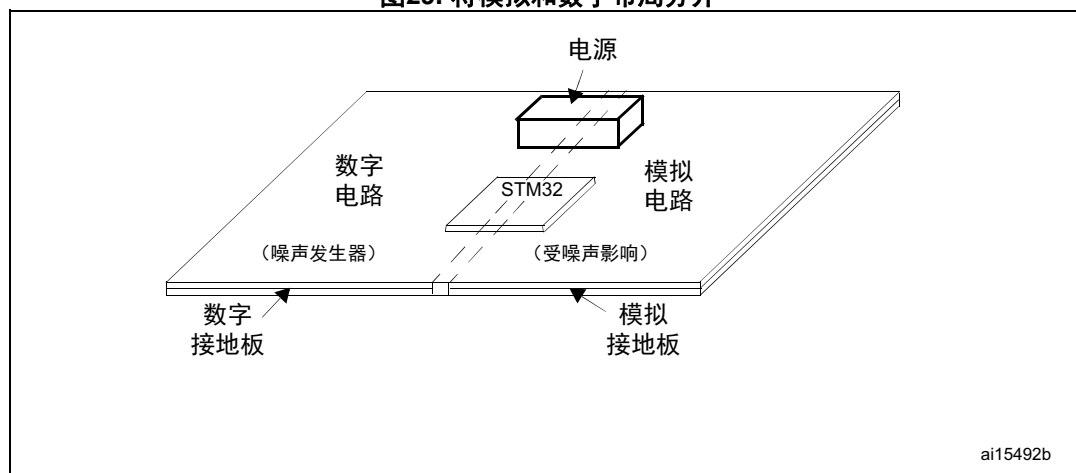
建立隔离PCB上的模拟和数字电路（参见图 29）。这样还可以避免走线彼此交叉。由于会发生耦合，传输数字信号的走线可能在模拟信号中产生高频噪声。

快速切换会导致数字信号产生高频噪声。

通过PCB基底（玻璃、陶瓷或塑料）提供的介电隔离金属连接（走线）形成的电容性耦合。

建议使用不同的板提供模拟和数字接地。如果有许多模拟电路，建议使用模拟接地板。模拟接地必须位于模拟电路下方。

图29. 将模拟和数字布局分开

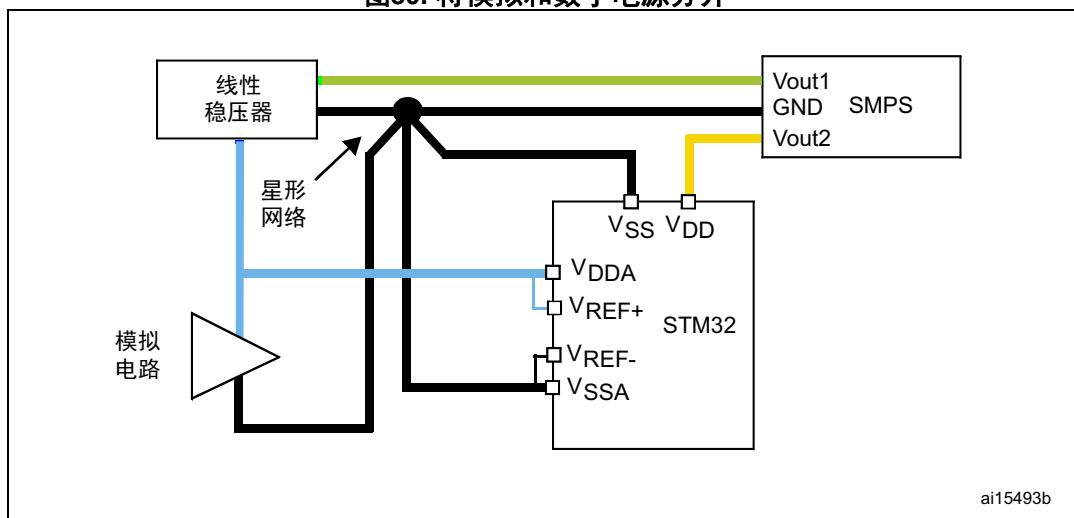


隔离模拟和数字电路电源

如果微控制器之外有许多模拟和数字电路，则最好使用单独的模拟和数字电源（参见图 30）。可提供不同的模拟和数字电源和接地引脚，具体取决于STM32封装。可使用单独的电源为 V_{DDA}/V_{REF+} 和 V_{DD} 引脚供电。

如果对数字电路使用切换型电源，则应对模拟电路使用单独的线性电源。此外，如果您预期DC电源上会因I/O切换等原因存在大量噪声，最好为模拟电路单独供电。

图30. 将模拟和数字电源分开



此外，还建议以星形网络连接模拟和数字接地。这意味着您必须在一个点连接模拟和数字接地。这样可防止数字信号切换在模拟供电电路中产生噪声。这样还可以防止电流浪涌影响模拟电路。

对供电和接地使用单独的PCB层

- 双层PCB

对于双层PCB，建议提供最大接地板面积。应通过粗线供电 (V_{DD} 、 V_{DDA})。如果两个层使用相同接地信号，则两个层可通过重叠区域的多个连接一起提供接地短路。未使用的PCB区域可用作接地板。

另一种惯例是将一层上的未使用PCB区域连接到正电源 (V_{DD})，并将另一层上的未使用区域接地。这样做的好处在于降低了供电和接地信号的阻抗。为PCB上的接地提供最大接地面积会产生良好的屏蔽效果，并降低电路的电磁感应敏感性。
- 多层PCB

如可能，尝试使用多层PCB，并对供电和接地使用单独的PCB层。各种不同器件的 V_{DD} 和 V_{SS} 引脚可以直接连接到供电板，从而缩短连接电源和接地所需的走线长度。长走线具有强电感效应。模拟接地可以从一个点连接到该接地板。如果是，此点应靠近电源。完整接地板提供良好的屏蔽效果，并能降低电路的电磁感应敏感性。
- 单层PCB

单层PCB用于节约成本。它们只能用在连接数量非常有限的简单应用中。建议将未使用的区域用于接地。可使用跳线连接PCB的不同部分。

3.2.13 元件放置和路由

在PCB上放置元件并路由信号走线，以屏蔽模拟输入。

必须使用极短的引线连接电阻和电容等元件。您可以使用表面安装的器件（SMD）电阻和电容。您可以将SMD电容放置在微控制器附近以便于去耦。

使用粗线供电，否则走线的串联电阻会导致压降。事实上，细供电线具有不可忽略的有限电阻，因此，通过它们的高负载电流会导致其两侧存在压降。

石英晶振必须位于接地走线/板周围。接地板最好应覆盖双层PCB在晶振下方的另一侧。大多数晶振具有应接地的金属体。同样地，应将晶振置于微控制器附近。您可以使用表面安装的晶振。

3.3 提高精度的软件方法

- 平均采样：
 - 平均会降低速度但可以提高精度
- 数字滤波（抑制DC值中的50/60 Hz噪声）
 - 设置适当的采样频率（这种情况下，从计时器触发十分有用）。
 - 对采样数据执行软件后处理（例如，对50 Hz噪声及其谐波抑制进行组合滤波）。
- AC测量的快速傅里叶变换（FFT）
 - 此方法可以显示被测信号中的谐波部分。
 - 由于使用了更强的计算能力，因此速度较慢。
- ADC校准：偏移、增益、位权重校准
ADC校准可减少内部ADC误差。但是，必须知道内部ADC结构。
- 使CPU生成的内部噪声最小化
应用设计必须确保
 - ADC转换期间来自微控制器的干扰尽可能小。
 - 使采样和转换期间的数字信号变化量最小化（数字静默）。

3.3.1 采样平均

此方法的原理是提高ADC精度但降低ADC转换速度（过采样）。如果被测模拟信号产生不稳定的ADC值，则可以通过对一组值进行平均来获得给定输入信号的平均值。信号噪声或微控制器本身产生的噪声可能导致差异（高速数字信号与模拟输入信号发生电容耦合）。

通过选择适当数量的待平均样本执行平均。此数量取决于需要的精度、最低转换速度和其他ADC误差水平（如果另一种误差对ADC精度有更大影响，则增加平均值数量不影响总测量精度）。

在STM32L0和STM32L4微控制器中，可使用硬件过采样功能执行平均：ADC根据可配置参数执行内置硬件平均（待平均样本数和结果的最终向右移位）。

平均法的优势是在无任何硬件变更的情况下提高ADC精度。它的缺点是转换速度和频率响应较慢（相当于降低了有效采样频率）。

3.3.2 数字信号滤波

此方法使用数字信号处理技术。

理论上说，平均法还是一种使用特定频率响应的简单数字滤波法。但是，如果噪声频谱已知，则可以设计数字滤波，使噪声影响最小化并使ADC频率响应最大化。例如，如果被测信号中的噪声来自50 Hz供电线，通过适当的数字滤波，可以只抑制50 Hz频率并传输无此噪声的数据信号。

此方法的缺点在于需要相应的微控制器处理能力和资源：CPU速度和数据/程序存储空间。

3.3.3 AC测量的FFT

在某些特定情况下，应用需要知道具有给定频率的AC信号的幅度。这种情况下，还可以使用相对较低（相比于被测信号频率）的采样速度获得AC信号的有效值。例如，在测量AC主信号（为近似正弦波，具有相对较少的谐波）时，选择比主频率（50 Hz）大32倍的采样频率足以。这样可以获得最多15次谐波。主信号中15次谐波的幅度很小（可以忽略下一次谐波）。获得的主信号的计算有效值具有高精度，因为添加到总AC谐波值的谐波有效值为：

$$U_{ef} = \sqrt{U_1^2 + U_2^2 + \dots + U_n^2}$$

因此，如果15次谐波幅度与1次谐波（50 Hz）仅相差1%（0.01），则它对总有效值的贡献率仅为0.01%（因为将以上等式平方得到 $0.01^2 = 0.0001$ ）。

因此，此方法的原理是使用已知频率进行AC信号采样，然后对每个测量周期执行FFT的后处理。由于每个被测信号周期的采样点数很小（例如32个点），因此FFT处理不需要很高的性能（例如仅32点FFT）。

此方法很适合失真较低的信号的AC测量。缺点在于需要精确的信号采样：

- 被测信号的频率必须已知，并且必须严格地将ADC采样频率设置为被测频率的 2^n 乘数。
- 使用另一种方法测量输入信号频率。
- 通过设定预分频器和MCU主时钟选择来调节ADC采样频率（如果使用不准确的时钟执行采样，可使用插值获取需要的样本点数）。

3.3.4 ADC校准

此方法需要了解ADC内部结构以及如何在微控制器内部实现ADC转换器。这是设计ADC实现的物理/数学模型所必需的。

使用适当的物理模型（通常为示意图）作为对其进行数学描述的基础。对于数学模型，可通过一组等式获取该模型中的每个元素（例如代表位权重的电阻/电容值）。要对这些等式求解，必须执行一组实际测量并获得一组可解等式。

从模型的测量值和数学计算中，可以将模型元素的所有已知值（电阻、电压、电容等）放入示意图。

因此，可以得到给定微控制器的使用实际值的ADC示意图，而不是使用设计值的ADC示意图。

计算模型参数在校准后存储在微控制器存储器中，并在后处理中用于修正ADC值。

3.3.5 内部CPU噪声最小化

当CPU操作时，会产生大量内部和外部信号变化，这些变化通过电容耦合传输到ADC外设。此类干扰影响ADC精度（不同微控制器操作产生的不可预测噪声）。

为使CPU（以及其他外设）对ADC的影响最小化，必须使采样和转换期间的数字信号变化量最小化（数字静默）。使用下列方法之一可以实现这一点（在采样和转换时间内实现）：

- I/O引脚变化量最小化
- 内部CPU变化量最小化（CPU停止，等待模式）
- 停止非必要外设（计时器、通信等）的时钟

3.4 高阻抗源测量

本节描述在使用具有高内部阻抗的信号源时，STM32ADC的ADC测量行为。它解释了如何设计应用以达到要求的精度并提供了解决方案。

3.4.1 ADC输入级问题

STM32器件中内置的ADC是切换电容ADC。切换电容还作为采样电容工作（参见第 1.1 节查看详细说明）。

当信号来自具有高内部阻抗（例如150 k Ω ）的电压源时，测量结果中存在额外误差。此外，还可以在ADC输入引脚上观测到错误信号，如图 33所示（如果电压源的电压为零： $U_{in} = 0\text{ V}$ ， $R_{in} = 150\text{ k}$ ， $C_{ext} = 0\text{ pF}$ ）：

图31. ADC输入的典型电压源连接

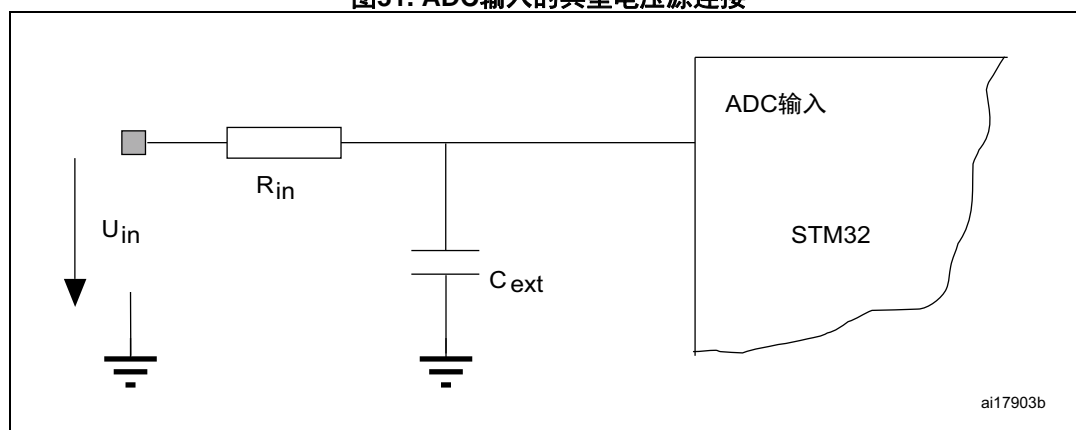
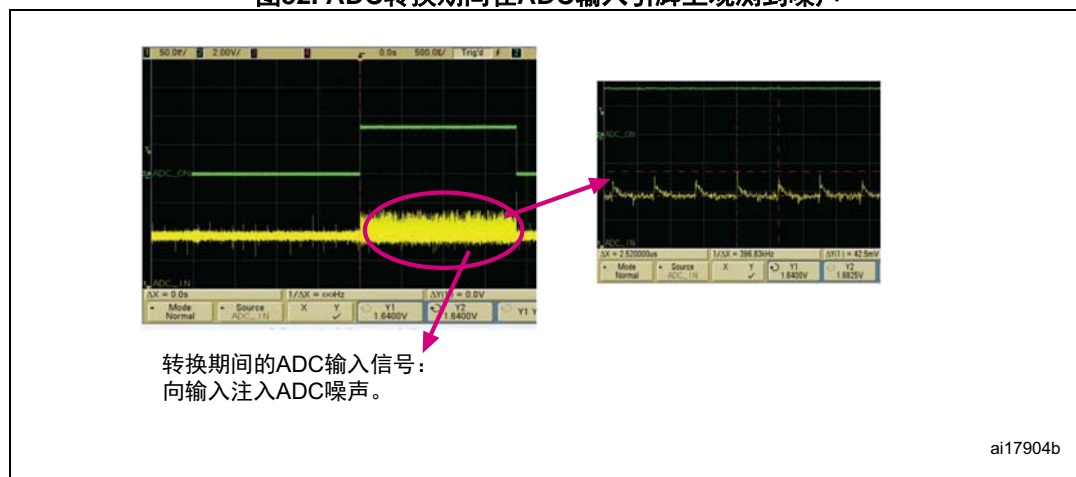


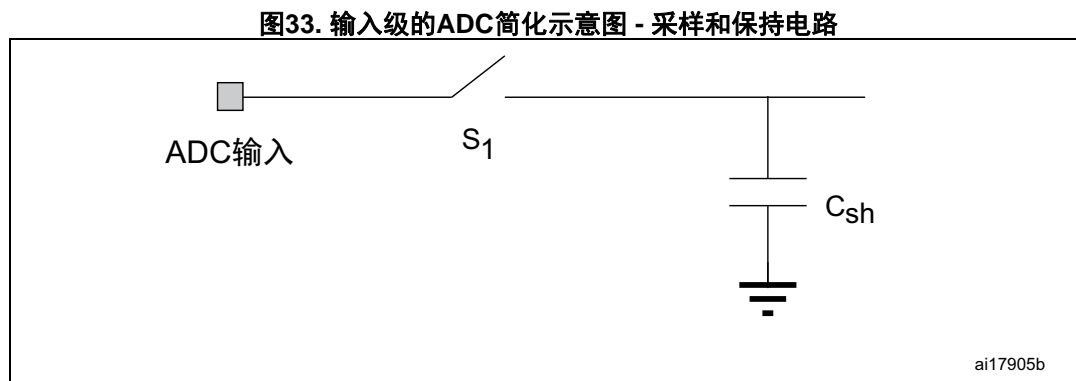
图32. ADC转换期间在ADC输入引脚上观测到噪声



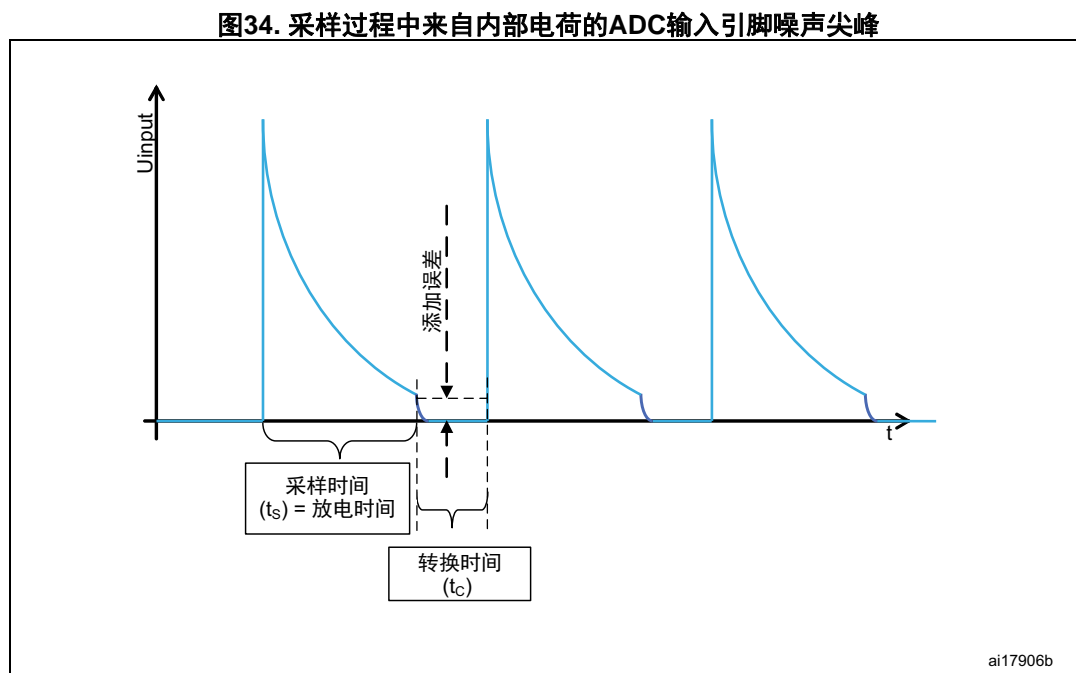
3.4.2 行为说明

此额外引脚噪声和额外测量误差（当使用具有高内部阻抗的信号源时）来自内部ADC结构：其输入采样电路。

图 33显示输入级的简化示意图（采样和保持电路）。



转换期间ADC输入引脚上存在的尖峰（噪声）与采样开关（ S_1 ）有关。如果开关闭合，一些电荷（来自采样和保持电容 C_{sh} 或由其他效应导致）会被传输到输入引脚。然后，这些电荷开始通过源阻抗放电（ R_{in} ）。当开关 S_1 打开时，此放电过程在采样时间结束时结束（ t_s ）。ADC将测量电容 C_{sh} 上的剩余未放电电压。如果采样时间（ t_s ）过短，剩余电压不会下降到0.5 LSB以下，ADC测量值存在额外误差。图 34显示了这个过程。



请注意，还存在非零外部电容 C_{ext} （寄生引脚电容），因此在转换时间内，引脚电容通过源阻抗 R_{in} 放电。

3.4.3 额外误差最小化

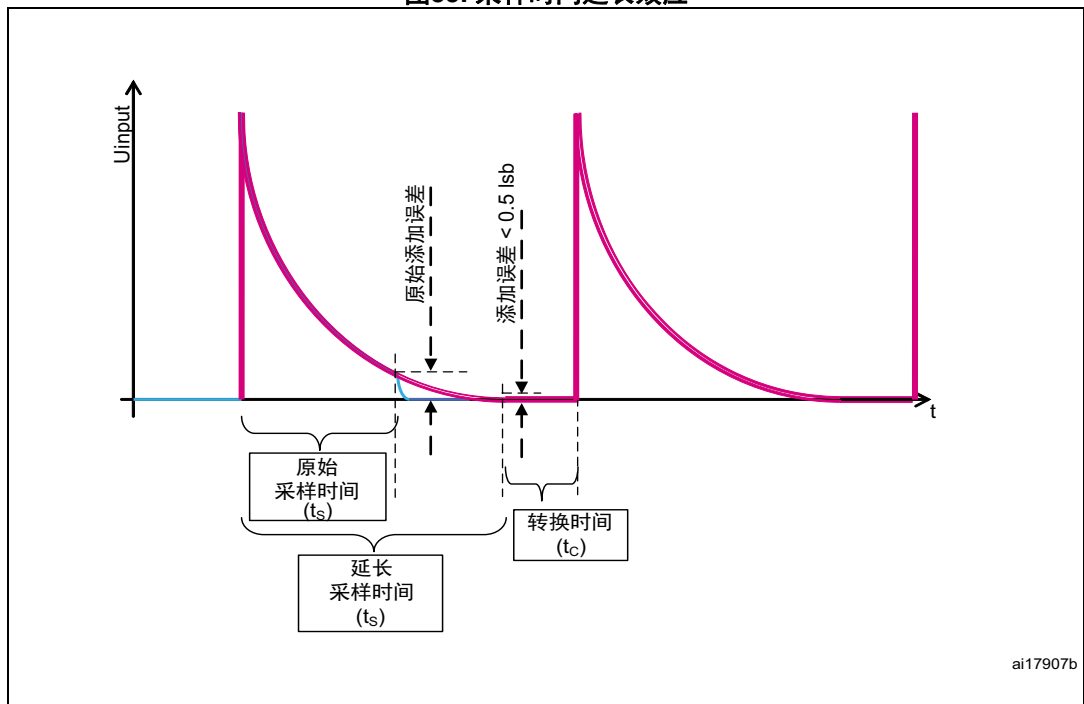
高阻抗源的解决方案

为了解决额外误差问题，可通过在MCU固件中配置ADC设置来增加采样时间（ T_S ），以使 C_{sh} 电荷通过源阻抗 R_{in} 放电。时间常量（ $R_{in} \times C_{sh}$ ）可作为参考，用于选择采样时间。为了计算采样时间周期，使用以下公式（例如1/2 LSB的最大误差，另请参见第 3.2.6节）：

$$T_S \geq f_{ADC} \cdot (R_{in} \cdot C_{sh}) \cdot \ln(2^{N+1}) \quad [\text{cycles}]$$

ADC时钟（ f_{ADC} ）是另一个重要因素，因为减慢ADC时钟会增加采样时间。

图35. 采样时间延长效应



如果达到采样时间（ T_S ）设置的最大寄存器值并且问题仍然存在，则需要同样适用于测量具有特别高内部阻抗的源的更复杂解决方案（参见[特别高阻抗源的解决方案](#)）。

请注意，对于此应用而言，您不但必须考虑内部采样电容，还必须考虑所有外部寄生电容（与 C_{ext} 并联），例如引脚电容或PCB路径电容。

在实现上述解决方案时，不要向输入引脚添加任何外部电容（ C_{ext} ）。其容量将增大时间常量（ $R_{in} \times C_{sh} \parallel C_{ext}$ ），而问题仍然存在。

特别高阻抗源的解决方案

此解决方案包含硬件和软件变更。

硬件变化

硬件变更包括向输入引脚添加大外部电容 (C_{ext})。连接到输入引脚的容量大小必须达到一个值, 该值会导致内部采样电容C_{sh}向外部电容C_{ext}放电而不会使C_{ext}上的电压上升到0.5 LSB以上。

示例

如果内部电容 (C_{sh}=16pF) 充满电 (U_{max}, 相当于4096LSB), 则外部电容C_{ext}必须在C_{sh}向其放电后以0.5 LSB的电压水平 (U_{lsb}) 充电。然后, C_{ext}的容量将为:

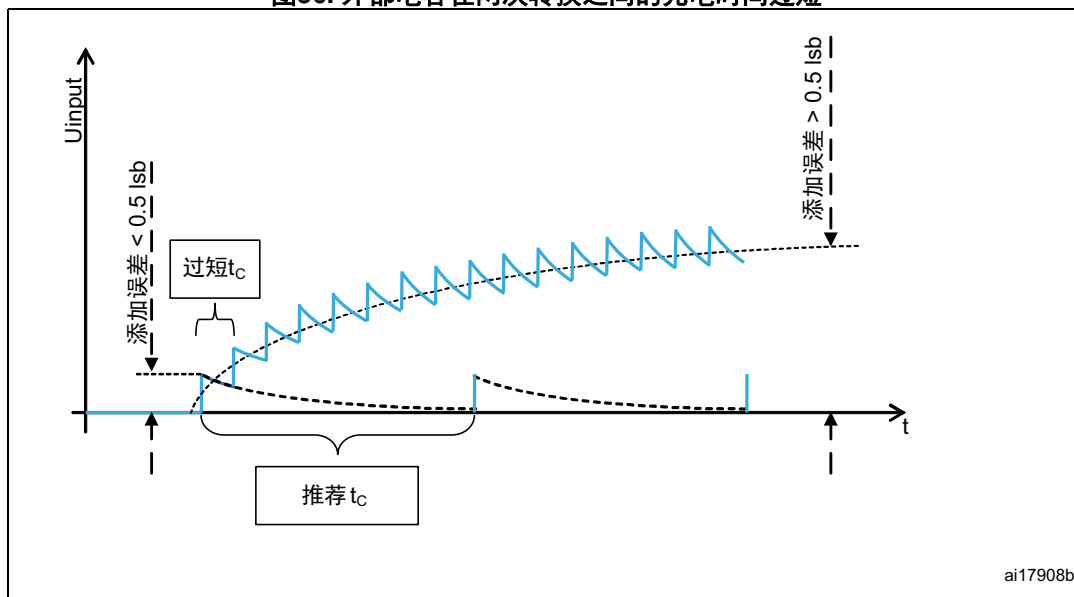
$$C_{ext} \geq C_{sh} \cdot \frac{U_{max}}{U_{lsb}} = 16pF \cdot \frac{4096}{0.5} \approx 131nF$$

这里选择的最接近较大标准值为: C_{ext} = 150 nF。

如果采样前内部采样电容C_{sh}没有充电至满电压范围 (4096级), 则可以通过替换上述公式中的“4096”来计算C_{ext}值。当ADC输入通道切换 (从与上一次测量不同的ADC输入为C_{sh}充电) 时, 使用值4096计算也可以得到精确的测量结果。

此硬件解决方案的副作用是必须考虑C_{ext}的循环充电。每次ADC转换时, 电荷会从C_{sh}传输至C_{ext}。如上文所述, 一次传输可以将C_{ext}充电至0.5 LSB以下, 但如果两次转换之间没有放电, 则多次传输可以将C_{ext}充电至更大值。图 36显示了这种情况的示例, 其中ADC测量的执行速度更快。

图36. 外部电容在两次转换之间的充电时间过短



软件变化

上述副作用可通过软件来解决。目标是创建延迟，以使 C_{ext} 通过 R_{in} （测量频率不那么高）放电时在两次ADC转换之间有足够的“放电时间”。“放电时间”（ t_C ）等于从 C_{sh} 传输到 C_{ext} （充电）和从 C_{ext} 传输到 R_{in} （放电）的电荷。假设 $C_{ext} \gg C_{sh}$ 。

$$Q_{charging} = Q_{sh} = C_{sh} \cdot U_{max}$$

$$Q_{discharging} = \frac{U_{lsb}}{R_{in}} \cdot \int_0^{t_C} e^{-\frac{t}{R_{in}C_{ext}}} dt$$

其中：

U_{lsb} 0.5 LSB电压级

U_{max} 4096 LSB电压级（最坏情况）

$$Q_{charging} = Q_{discharging}$$

$$C_{sh} \cdot U_{max} = \frac{U_{lsb}}{R_{in}} \cdot \int_0^{t_C} e^{-\frac{t}{R_{in}C_{ext}}} dt$$

对上述公式进行简化，得到两次转换之间所需等待时间的最终公式：

$$t_C = -(R_{in} \cdot C_{ext}) \cdot \ln \left[1 - \frac{C_{sh} U_{max}}{C_{ext} U_{lsb}} \right]$$

如果需要精确的 U_{lsb} ，此最终公式将显示外部电容 C_{ext} 与两次转换之间所需等待时间之间的依赖性。

从同一公式可以看出，算法中的参数必须为正，因此 C_{ext} 最小值的条件为：

$$\left[1 - \frac{C_{sh} U_{max}}{C_{ext} U_{lsb}} \right] > 0$$

$$1 > \frac{C_{sh} U_{max}}{C_{ext} U_{lsb}}$$

$$C_{ext} > C_{sh} \cdot \frac{U_{max}}{U_{lsb}}$$

选择较大 C_{ext} 会进一步减少两次转换之间的时间（ t_C ）。

特大 C_{ext} ($C_{ext} \gg C_{sh} \cdot \frac{U_{max}}{U_{lsb}}$) 可提高采样频率。

然而，增大 C_{ext} 会限制测量信号的频率带宽（增大“外部”时间常量 $R_{in} \cdot C_{ext}$ ）。

下面的公式显示了如何选择最佳 C_{ext} 值：信号带宽与采样时间的关系。通过“外部”时间常量描述信号带宽，因此，最佳解决方案是在 t_C 期间为 C_{ext} 充电：

$$(R_{in} \cdot C_{ext}) = t_C$$

$$(R_{in} \cdot C_{ext}) = -(R_{in} \cdot C_{ext}) \cdot \ln \left[1 - \frac{C_{sh} U_{max}}{C_{ext} U_{lsb}} \right]$$

$$-1 = \ln \left[1 - \frac{C_{sh} U_{max}}{C_{ext} U_{lsb}} \right]$$

$$e^{-1} = 1 - \frac{C_{sh} U_{max}}{C_{ext} U_{lsb}}$$

简化后，我们得到最佳 C_{ext} 的最终公式：

$$C_{ext} = \frac{C_{sh} U_{max}}{1 - e^{-1}} \approx 1,58 \cdot C_{sh} \frac{U_{max}}{U_{lsb}}$$

以及两次转换之间对应的等待时间：

$$t_C \approx -(R_{in} \cdot C_{ext}) \cdot \ln \left[1 - \frac{1}{1,58} \right] \approx (R_{in} \cdot C_{ext})$$

实际上，固件不得将ADC设定为连续模式，而应设定为单点模式，并且必须确保两次转换之间的时间间隔等于 t_C 。添加等待时间是必须与硬件变更（添加外部电容 C_{ext} ）一起实现的软件变更。

如果不在软件中实现 t_C 等待时间（例如，在第一个后立即运行转换），将从 C_{sh} 电容为外部电容 C_{ext} 循环充电。在许多个循环后， C_{ext} 上的电压将达到非常高的误差值（如之前的图 36中所示）。

STM32L1 ADC实现的实例如下：

$C_{sh} = 16 \text{ pF}$ADC属性
$R_{in} = 150 \text{ k}\Omega$信号源属性
$U_{max} = 4096 \text{ LSB}$ADC属性
$U_{lsb} = 0.5 \text{ LSB}$所需精度

$$C_{\text{ext}} = 1,58 \cdot C_{\text{sh}} \frac{U_{\text{max}}}{U_{\text{lsb}}} = 1,58 \cdot 16\text{pF} \cdot \frac{4096}{0,5} \approx 207\text{nF} \Rightarrow 220\text{nF}$$

$$t_{\text{C}} = -(R_{\text{in}} \cdot C_{\text{sh}}) \cdot \ln \left[1 - \frac{C_{\text{sh}} U_{\text{max}}}{C_{\text{ext}} U_{\text{lsb}}} \right] = -(150\text{k}\Omega \cdot 220\text{nF}) \cdot \ln \left[1 - \frac{16\text{pF} \cdot 4096}{220\text{nF} \cdot 0,5} \right] \approx 29891\mu\text{s} \Rightarrow 30\text{ms}$$

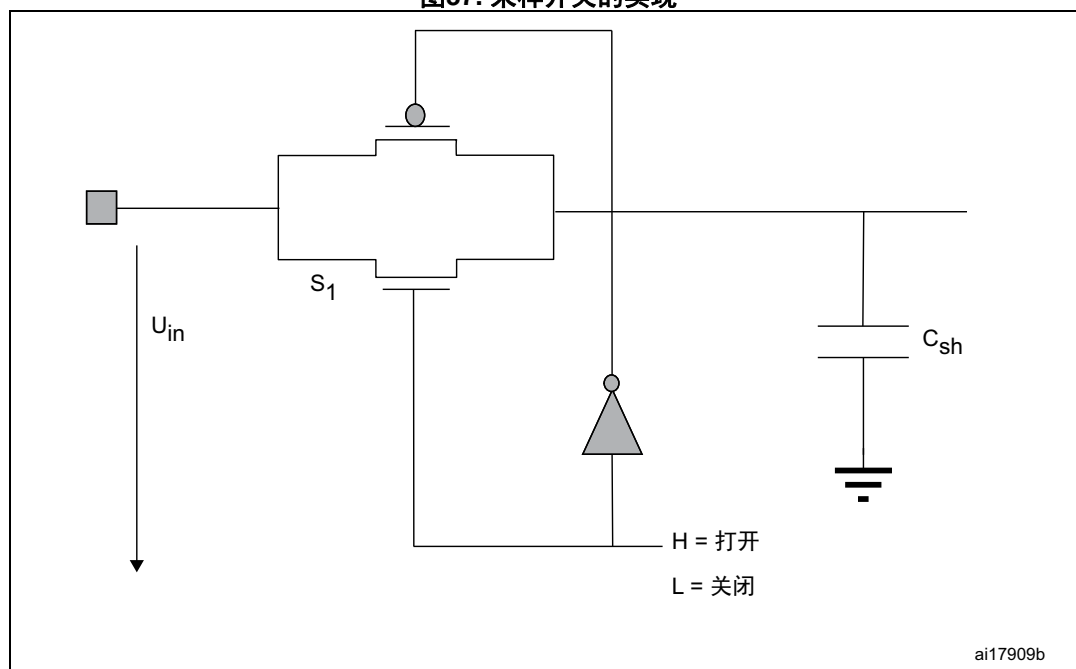
3.4.4 所述问题的来源 - ADC设计

下面几节列出了内部采样电容 C_{sh} 充电的一些可能原因。这不是详尽列表；只提及了ADC设计中的主要可能问题来源。

寄生开关电容效应

ADC采样电路内部的采样开关（参见图 33）状态不良。事实上，采样和保持开关（ S_1 ）被设计为2个晶体管（PMOS和NMOS，参见图 37）：

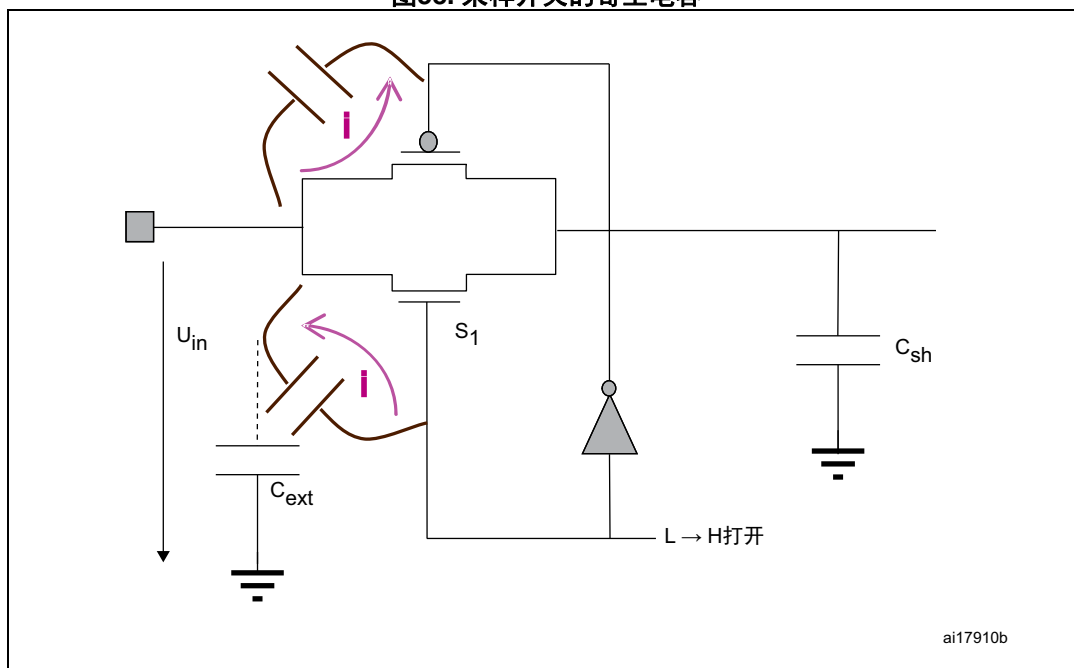
图37. 采样开关的实现



开关由晶体管的栅极电压来控制（PMOS晶体管上的反相信号）。此设计是标准双向开关（适用于轨到轨输入 U_{in} 电压范围）。两个晶体管的栅极和源极之间有寄生电容。

如果这些电容充电（靠近开关），则其电荷可以传输至采样电容（参见图 38）。

图38. 采样开关的寄生电容



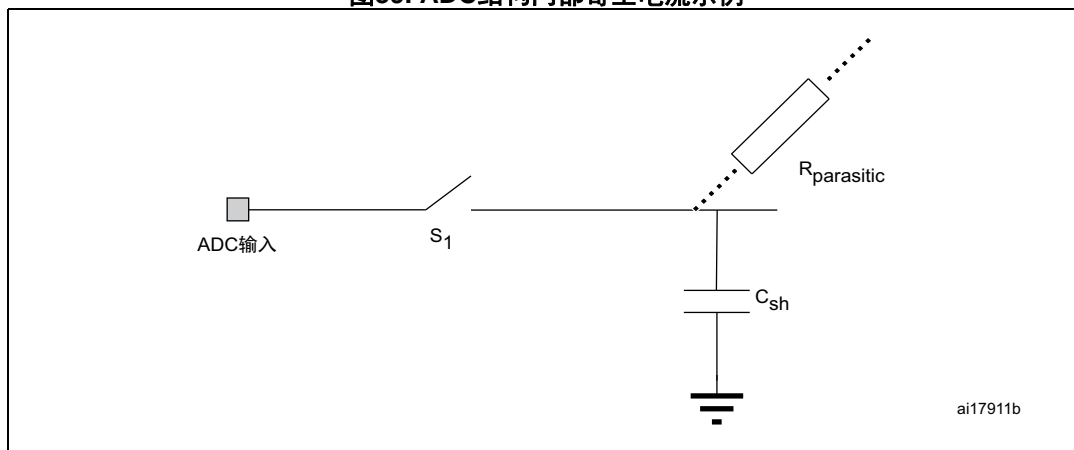
此充电和放电电流（PMOS和NMOS非对称电容）可导致电荷传输至采样电容 C_{sh} 。

采样电容的内部充电

在转换过程（SAR类ADC的逐次逼近过程）后，采样和保持电容 C_{sh} 可能充电至某电压值。原因可能是：

- 一些电流泄漏到 C_{sh} （ADC结构内部的寄生电流，参见图 39）
- 当ADC结构在下次转换前切换回默认状态时从开关传输残余电荷
- 其他原因（与内部ADC寄生结构有关）

图39. ADC结构内部寄生电流示例



4 结论

此应用笔记描述主要的ADC误差，以及尽可能减少STM32ADC误差和获得最佳ADC精度的方法和应用设计原则。

方法的选择取决于应用要求，并且总是在速度、精度、足够的计算能力和设计拓扑之间进行平衡。发布的方法可以提高精度，并针对使用SAR（逐次逼近）原则的ADC转换器设计进行了优化。

5 版本历史

表1. 文档版本历史

日期	版本	变更
2008年11月14日	1	初始版本。
2013年9月16日	2	扩展至STM32Fx系列和STM32L1系列器件。 增加了第 1.1 节: SAR ADC内部结构。 增加了第 3.4 节: 高阻抗源测量。 增加了第 3.3 节: 提高精度的软件方法。 文本优化和增添。 修改了最后一页的免责声明。
2017年2月15日	3	文档范围扩展至所有STM32微控制器。 更新了图 5: 第2步: 如果MSB=0, 则与 $\frac{1}{4}VREF$ 进行比较和图 6: 第2步: 如果MSB = 1, 则与 $\frac{1}{4}VREF$ 进行比较。 更新了第 3.3 节: 提高精度的软件方法简介。 在第 3.2.3 节: 模拟输入信号噪声消除、第 3.2.4 节: 添加白噪声或三角波扫描来改善分辨率和第 3.3.1 节: 采样平均中增加了STM32L0/L4 ADC硬件过采样。 将十六进制表示法协调为“0x”。 将最低有效位术语协调为“LSB”。 更新了图的外观和用户体验以及接地符号。视需要增加了颜色图例。

表2. 中文文档版本历史

日期	版本	变更
2018年5月11日	1	中文初始版本。

重要通知 - 请仔细阅读

意法半导体公司及其子公司（“ST”）保留随时对 ST 产品和 / 或本文档进行变更、更正、增强、修改和改进的权利，恕不另行通知。买方在订货之前应获取关于 ST 产品的最新信息。ST 产品的销售依照订单确认时的相关 ST 销售条款。

买方自行负责对 ST 产品的选择和使用，ST 概不承担与应用协助或买方产品设计相关的任何责任。

ST 不对任何知识产权进行任何明示或默示的授权或许可。

转售的 ST 产品如有不同于此处提供的信息的规定，将导致 ST 针对该产品授予的任何保证失效。

ST 和 ST 徽标是 ST 的商标。所有其他产品或服务名称均为其各自所有者的财产。

本文档中的信息取代本文档所有早期版本中提供的信息。本文档的中文版本为英文版本的翻译件，仅供参考之用；若中文版本与英文版本有任何冲突或不一致，则以英文版本为准。

© 2018 STMicroelectronics - 保留所有权利